

DISPLAY AND METHOD FOR DRIVING THE SAME

Publication number: WO0137250 (A1)

Publication date: 2001-05-25

Inventor(s): MORI MITSUHIRO [JP]; KASAHARA MITSUHIRO [JP]; OE YOSHINAO [JP]; TACHIBANA HIROYUKI [JP]

Applicant(s): MATSUSHITA ELECTRIC IND CO LTD [JP]; MORI MITSUHIRO [JP]; KASAHARA MITSUHIRO [JP]; OE YOSHINAO [JP]; TACHIBANA HIROYUKI [JP]

Classification:

- **international:** G09G3/28; G09G3/288; G09G3/28; (IPC1-7): G09G3/28

- **European:** G09G3/28T; G09G3/288C6; G09G3/288C6E; G09G3/288D2

Application number: WO2000JP07801 20001106

Priority number(s): JP19990322724 19991112; JP20000036931 20000215; JP20000117032 20000418; JP20000117033 20000418; JP20000291987 20000926; JP20000291988 20000926

Also published as:

EP1152387 (A1)
EP1152387 (B1)
US6900781 (B1)
DE60022481 (T2)
CN1335974 (A)

more >>

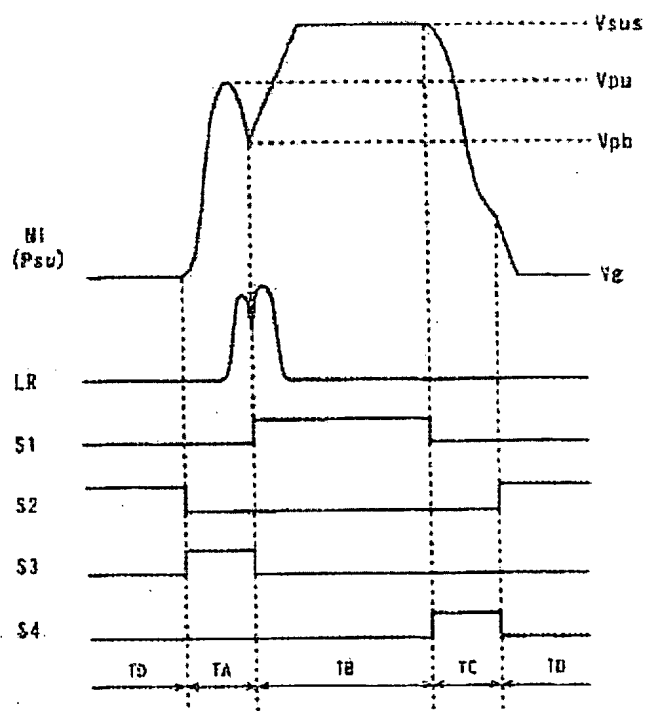
Cited documents:

JP11282416 (A)
JP11109914 (A)
JP8314405 (A)
JP11219150 (A)
JP9319329 (A)

more >>

Abstract of WO 0137250 (A1)

A plasma display having a discharge cell the emission efficiency of which is improved by generating first and second discharges with one sustaining pulse (P_{su}). The first discharge is generated by increasing the voltage up to a maximal value V_{pu} through LC resonance by a recovery coil L and a panel capacitor C_p. The second discharge is generated by connecting the panel capacitor C_p with a power supply when the voltage drops from the maximal value V_{pu} down to V_{pb} and thereby increasing the voltage up to V_{sus}.





(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局(43) 国際公開日
2001年5月25日 (25.05.2001) PCT WO 01/37250 A1
(10) 国際公開番号

(51) 国際特許分類: G09G 3/28 (MORL, Mitsubire) [JP/JP]; 〒567-0815 大阪府茨木市竹園町13-9-301 Osaka (JP); 笠原光弘 (KASAHARA, Mitsuhiko) [JP/JP]; 〒573-0162 大阪府枚方市長尾西町3-17-3 Osaka (JP); 大江良典 (OE, Yoshinori) [JP/JP]; 〒615-8107 京都府京都市西京区川島北裏町35-10 Kyoto (JP); 堀 弘之 (TACHIBANA, Hiroyuki) [JP/JP]; 〒534-0016 大阪府大阪市都島区友成町1-5-7-1002 Osaka (JP).

(52) 国際出願番号: PCT/JP00/7801

(53) 国際出願日: 2000年11月6日 (06.11.2000)

(54) 国際出願の言語: 日本語

(55) 国際公開の言語: 日本語

(56) 優先権データ: 特願平11/22724 1999年11月12日 (12.11.1999) JP
特願2000/56931 2000年2月15日 (15.02.2000) JP
特願2000/117032 2000年4月18日 (18.04.2000) JP
特願2000/117033 2000年4月18日 (18.04.2000) JP
特願2000/291987 2000年9月26日 (26.09.2000) JP
特願2000/291988 2000年9月26日 (26.09.2000) JP

(74) 代理人: 堀島祥人、外 (FUKUSHIMA, Yoshio et al.); 〒564-0663 大阪府枚方市江坂町1丁目23番5号 大同生命江坂新2ビル8階 Osaka (JP).

(81) 指定国 (国内): CN, KR, US

(84) 指定国 (広域): ヨーロッパ特許 (OE, FR, GB).

(71) 出願人 (米国を除く全ての指定国について): 松下電器産業株式会社 (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.) [JP/JP]; 〒571-8501 大阪府門真市大字門真1006番地 Osaka (JP).

(72) 発明者: および

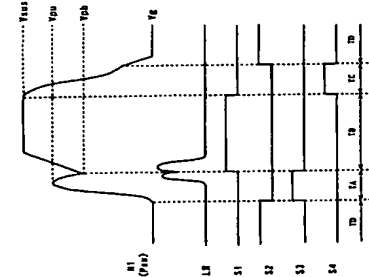
(73) 発明者/出願人 (米国についてののみ): 森 光広

送付公開書類:
— 国際調査報告書
— 補正書

2文字コード及び他の略語については、定期発行される各PCTガゼットの集巻に掲載されている「コードと略語のガイダンスノート」を参照。

(54) Title: DISPLAY AND METHOD FOR DRIVING THE SAME

(56) 発明の名称: 表示装置およびその駆動方法



(57) Abstract: A plasma display having a discharge cell the emission efficiency of which is improved by generating first and second discharges with one sustaining pulse (Psu). The first discharge is generated by increasing the voltage up to a maximal value V_{pu} through L.C. resonance by a recovery coil L and a panel capacitor C_p . The second discharge is generated by connecting the panel capacitor C_p with a power supply when the voltage drops from the maximal value V_{pu} down to V_{pb} and thereby increasing the voltage up to V_{sus} .

(57) 要約:

プラズマディスプレイ装置において、1つの維持パルス (Psu) で第1の放電と第2の放電を発生させることにより、放電セルの発光効率を向上させる。

上記第1の放電は、回収コイルLおよびパネル容量CpのLC共振により、電圧を極大値 V_{pu} まで上昇させて発生させる。

上記第2の放電は、電圧が上記極大値 V_{pu} から V_{pb} まで低下したときに、パネル容量Cpを電源に接続し、電圧を V_{sus} まで上昇させて発生させる。

(続あり)

明 細 書

表示装置およびその駆動方法

技術分野

本発明は、複数の放電セルを選択的に放電させて画像を表示する表示装置およびその駆動方法に関するものである。

背景技術

PDP（プラズマディスプレイパネル）を用いたプラズマディスプレイ装置は、薄型化および大画面化が可能であるという利点を有する。このプラズマディスプレイ装置では、画素を構成する放電セルの放電の際の発光を利用することにより画像を表示している。

図４６は、AC型PDPにおける放電セルの駆動方法を説明するための図である。図４６に示すように、AC型PDPの放電セルにおいては、対向する電極３０１、３０２の表面がそれぞれ誘電体層３０３、３０４で覆われている。

図４６の（a）に示すように、電極３０１、３０２間に放電開始電圧よりも低い電圧を印加した場合には、放電が起こらない。図４６の（b）に示すように、電極３０１、３０２間に放電開始電圧よりも高いパルス状の電圧（書き込みパルス）を印加すると、放電が発生する。放電が発生すると、負電荷は電極３０１の方向に進んで誘電体層３０３の壁面に蓄積され、正電荷は電極３０２の方向に進んで誘電体層３０４の壁面に蓄積される。誘電体層３０３、３０４の壁面に蓄積された電荷を壁電荷と呼ぶ。また、この壁電荷により誘起された電圧を壁電圧と呼ぶ。

図４６の（c）に示すように、誘電体層３０３の壁面には負の壁電荷が蓄積され、誘電体層３０４の壁面には正の壁電荷が蓄積される。この場合、壁電圧の極性は外部印加電圧の極性と逆向きであるため、放電の進行に従って放電空間内における実効電圧が低下し、放電は自動的に停止する。

図４６の（d）に示すように、外部印加電圧の極性を反転させると、壁電圧の

極性が外部印加電圧の極性と同じ向きになるため、放電空間内における実効電圧が高くなる。このときの実効電圧が放電開始電圧を超えると、逆極性の放電が発生する。それにより、正電荷が電極３０１の方向に進み、すでに誘電体層３０３に蓄積されている負の壁電荷を中和し、負電荷が電極３０２の方向に進み、すでに誘電体層３０４に蓄積されている正の壁電荷を中和する。

そして、図４６の（e）に示すように、誘電体層３０３、３０４の壁面にそれぞれ正および負の壁電荷が蓄積される。この場合、壁電圧の極性が外部印加電圧の極性と逆向きであるため、放電の進行に従って放電空間内における実効電圧が低下し、放電が停止する。

さらに、図４６の（f）に示すように、外部印加電圧の極性を反転させると、逆極性の放電が発生し、負電荷は電極３０１の方向に進み、正電荷は電極３０２の方向に進み、図４６の（c）の状態に戻る。

このように、高い書き込みパルスを印加することにより一旦放電が開始された後は、壁電荷の働きによりこの書き込みパルスよりも低い外部印加電圧（維持パルス）の極性を反転させることにより放電を維持させることができる。書き込みパルスを印加することにより放電を開始させることをアドレッシング放電と呼び、交互に反転する維持パルスを印加することにより放電を維持させることを維持放電と呼ぶ。

次に、上記の駆動方法により放電セルを駆動する従来のプラズマディスプレイ装置のサステインドライバについて説明する。図４７は、従来のプラズマディスプレイ装置のサステインドライバの構成を示す回路図である。

図４７に示すように、サステインドライバ６００は、回収コンデンサC11、回収コイルL11、スイッチSW11、SW12、SW21、SW22、SW23およびダイオードD11、D12を含む。

スイッチSW11は、電源端子V11とノードN11との間に接続され、スイッチSW12は、ノードN11と接地端子との間に接続されている。電源端子V11には、電圧V_{supply}が印加される。ノードN11は、例えば４８本のサステイン電極に接続され、図４７では、複数のサステイン電極と接地端子との間の全容量に相当するパネル容量C_pが示されている。

回収コンデンサC111は、ノードN13と接地端子との間に接続されている。ノードN13とノードN12との間にスイッチSW21およびダイオードD11が直列に接続され、ノードN12とノードN13との間にダイオードD12およびスイッチSW22が直列に接続されている。回収コイルL11は、ノードN12とノードN11との間に接続されている。

図48は、図47のサステインドライバ600の維持期間の動作を示すタイミング図である。図48には、図47のノードN11の電圧およびスイッチSW21、SW11、SW22、SW12の動作が示される。

まず、期間Taにおいて、スイッチSW21がオンし、スイッチSW12がオフする。このとき、スイッチSW11、SW22はオフしている。これにより、回収コイルL11およびバネ容量CpによるLC共振により、ノードN11の電圧が緩やかに上昇する。次に、期間Tbにおいて、スイッチSW21がオフし、スイッチSW11がオンする。これにより、ノードN11の電圧が急激に上昇し、期間TcではノードN11の電圧がVsusに固定され、電源端子V11から供給される放電電流により維持放電が1回発生する。

次に、期間Tdでは、スイッチSW11がオフし、スイッチSW22がオンする。これにより、回収コイルL11およびバネ容量CpによるLC共振により、ノードN11の電圧が緩やかに低下する。その後、期間Teにおいて、スイッチSW22がオフし、スイッチSW12がオンする。これにより、ノードN11の電圧が急激に低下し、接地電位に固定される。

上記の動作を維持期間において繰り返し行うことにより、複数のサステイン電極に周期的な維持パルスPsuが印加され、維持パルスPsuの立ち上がり時に放電セルが放電し、維持放電が行われる。

上記のように、従来のプラズマディスプレイ装置では、サステインドライバ等を用いて維持パルスの立ち上がり時に放電セルを1回だけ放電させ、次の維持パルスが印加されるまで放電を停止させている。この1回の放電では、放電電流が電源から供給され、放電に必要な電流が十分に供給されるが、放電電流に対して紫外線が飽和し、さらに紫外線に対しても可視光強度が飽和するため、放電電流が大きくなっても輝度はほとんど増加しない。

このように、従来のプラズマディスプレイ装置では、電源から放電電流を供給して1回だけ放電させることにより発光させているため、投入電力に対して発光効率が低くなる。また、輝度の飽和が発生しないような低い電流レベルで放電セルを駆動すると、放電自体が不安定となり、繰り返し安定に放電を行うことができない。

一方、特開平11-282416号公報には、維持期間において第2の電圧Vkと第1の電圧Vs(>Vk)とを点灯すべきすべての放電セルに印加し、放電電圧の低い放電セルを第2の電圧Vkで放電させ、放電電圧の高い放電セルを第1の電圧Vsで放電させ、放電電流を分散させることが開示される。この場合、各放電セルは維持周期の半周期の間に1回放電するが、放電電圧の低い放電セルが第2の電圧Vkで放電した後、放電電圧の高い放電セルが第1の電圧Vsで放電するため、全体的に見ると維持周期の半周期の間に2回放電しているように見える。しかしながら、このような放電では、各放電セルは1回しか放電しておらず、PDP全体に対する放電電流が単に分散されるだけで点灯すべきすべての放電セルに対して発光効率を向上させることはできない。

また、上記の特開平11-282416号公報には、維持期間において第2の電圧Vk($\leq V_s/10$)と第1の電圧Vsとを点灯すべきすべての放電セルに印加することが開示される。この場合、放電電圧の低い放電セルが第1の電圧Vsで放電し、次のサイクルの第2の電圧Vkで再度放電し、放電電圧の高い放電セルが第1の電圧Vsで放電し、次のサイクルの第2の電圧Vkで再度放電し、放電電圧の高い放電セルがまた放電しない。したがって、この場合も、点灯すべきすべての放電セルが維持周期の半周期の間に2回放電するわけではなく、1回しか放電しない放電セルも存在するため、点灯すべきすべての放電セルに対して発光効率を向上させることはできない。

さらに、従来のプラズマディスプレイ装置では、電源から放電電流を供給して1回だけ放電させることにより発光させているため、投入電力に対して発光効率が低くなり、消費電力が大きくなる。また、一般に、プラズマディスプレイ装置の消費電力は、他の表示装置に比べて高く、この消費電力を低減することが望まれている。

また、輝度の飽和が発生しないような低い電流レベルで放電セルを駆動すると、放電自体が不安定となり、繰り返し安定に放電を行うことができない。また、PDPでは、種々の画像を表示するため、同時に点灯される放電セルの数が変化し、必要な放電電流も変化する。このため、低い電流レベルで放電セルを駆動すると、放電がより不安定となる。

発明の開示

本発明の目的は、点灯すべきすべての放電セルの発光効率を向上させることができる表示装置およびその駆動方法を提供することである。

本発明の他の目的は、点灯すべきすべての放電セルの発光効率を向上させることができるとともに、安定に放電を繰り返し行うことができる表示装置およびその駆動方法を提供することである。

本発明のさらに他の目的は、点灯率が変化しても安定に放電を繰り返し行うことができるとともに、投入電力に対する発光効率を向上させて消費電力を低減することができる表示装置およびその駆動方法を提供することである。

本発明の一面に従う表示装置は、複数の放電セルを選択的に放電させて画像を表示する表示装置であって、複数の放電セルを含む表示パネルと、表示パネル内の選択された放電セルに駆動パルスを加して第1の放電を発生させる第1の駆動回路と、第1の放電により駆動パルスの電圧が減少して第1の放電が少なくなると弱められた後に、駆動パルスの電圧を再び増加させることにより第1の放電に続いて第2の放電を発生させる第2の駆動回路とを備える。

その表示装置においては、表示パネル内の選択された放電セルに駆動パルスを印加して第1の放電を発生させ、第1の放電により駆動パルスの電圧が減少して第1の放電が少なくなると弱められた後に、駆動パルスの電圧を再び増加させることにより第1の放電に続いて第2の放電を発生させている。したがって、第1の放電では放電に必要な最低限の電力だけが投入されるので、第1の放電が弱まり始めた瞬間から電流制限により紫外線の飽和が緩和され、第1の放電の発光効率が向上する。この結果、点灯すべきすべての放電セルで発光効率の高い第1の放電が行われるとともにさらに第2の放電も行われ、点灯すべきすべての放電セル

の発光効率を向上させることができる。

第2の駆動回路は、第1の放電によるブライミング効果が得られる間に第2の放電を発生させることが好ましい。

この場合、第1の放電により生じた荷電粒子および励起原子等によるブライミング効果が得られる間に第2の放電を発生させているので、第1の放電により放電空間に残留する荷電粒子および励起原子等のブライミング効果により放電し易い状態で第2の放電を発生させることができ、第2の放電を安定に行うことができる。この結果、点灯すべきすべての放電セルで発光効率の高い第1の放電が行われるとともにさらに第2の放電も安定に行われ、点灯すべきすべての放電セルの発光効率を向上させることができるとともに、安定に放電を繰り返し行うことができる。

第1の放電のピークと第2の放電のピークとの間隔は、100 ns以上550 ns以下であることが好ましい。

この場合、第1の放電による発光効率の向上効果および第2の放電による放電の繰り返し安定性を得ることができる。

第2の駆動回路は、第1の放電が弱まって完全に終了した後に第2の放電を発生させることが好ましい。

この場合、第1の放電が弱まり始めた瞬間から第1の放電が終了するまで電流制限により紫外線の飽和が緩和され、第1の放電による発光効率の向上効果を完全に享受することができる。

第1の放電のピークと第2の放電のピークとの間隔は、300 ns以上550 ns以下であることがより好ましい。

この場合、第1の放電による発光効率の向上効果をほぼ最大限に得ることができるとともに、第2の放電による放電の繰り返し安定性を得ることができる。

第2の放電のピーク強度は、第1の放電のピーク強度以上であることが好ましい。

この場合、第2の放電のピーク強度が第1の放電のピーク強度以上になるので、第2の放電が十分な強度で発生し、次の第1の放電に必要な壁電荷を十分に蓄えることができ、放電を安定して繰り返し行うことができる。

複数の放電セルは、容量性負荷を含み、第1の駆動回路は、一端が容量性負荷に接続される少なくとも一つのインダクタンス素子を有するインダクタンス回路と、容量性負荷とインダクタンス素子とのLC共振により駆動パルスを出力する共振駆動回路とを含むことが好ましい。

この場合、容量性負荷とインダクタンス素子とのLC共振により駆動パルスを出力しているので、少ない消費電力で駆動パルスを発生させることができ、また、LC共振回路の電流制限効果により第1の放電の発光効率を向上させることができる。

第1の駆動回路は、駆動パルスの電流供給源として表示パネル外に設けられた第1の容量性素子を含み、第1の容量性素子は、放電セルに蓄積された電荷を回収することが好ましい。

この場合、電源に比べ電流供給能力の低い容量性素子により第1の放電に必要な電流を供給しているので、必要以上に電流を供給することがなく、不要な電力を投入することがない。また、第1の容量性素子が表示パネル外に表示パネルと別個に設けられているので、表示パネルの放電セルの容量に対して十分大きな容量とすることができ、第1の放電に必要な放電電流を確保することができるとともに、容量性素子の構成等を容易に変更することができ、種々の駆動方法の中からも最適な駆動方法を容易に実現することができる。さらに、第1の容量性素子により放電セルに蓄積された電荷を回収しているので、放電セルの電荷を効率よく使用することができ、消費電力を少なくすることができる。

表示装置は、第2の放電により駆動パルスの電圧が減少して第2の放電が少なくとも弱められた後に、駆動パルスの電圧を再び増加させることにより第2の放電に続けて第3の放電を発生させる第3の駆動回路をさらに備えることが好ましい。

この場合、第2の放電により駆動パルスの電圧が減少して第2の放電が少なくとも弱められた後に、駆動パルスの電圧を増加させることにより第2の放電に続けて第3の放電を発生させているので、第1～第3の放電を必要最低限の投入電力で行うことができるとともに、連続して第1～第3の放電を発生させることにより放電時の輝度を高めることができ、発光効率をさらに向上させることができる。

る。

第3の駆動回路は、放電により駆動パルスの電圧が減少して放電が少なくとも弱められた後に駆動パルスの電圧を再び増加させる動作を繰り返して第2の放電に続けて複数回の放電を連続して発生させることが好ましい。

この場合、第2の放電に続けて複数回の放電を発生させているので、複数回の放電を必要最低限の投入電力で行うことができるとともに、連続して複数回の放電を発生させることにより放電時の輝度を高めることができ、発光効率をさらに向上させることができる。

第2の駆動回路は、駆動パルスの電流供給源として表示パネル外に設けられた第2の容量性素子と、第2の容量性素子を所定の電圧に充電するための電圧源とを含むことが好ましい。

この場合、所定の電圧に充電された第2の容量性素子、すなわち電源に比べ電流供給能力の低い容量性素子により第2の放電に必要な電流を供給しているため、必要以上に電流を供給することがなく、不要な電力を投入することがない。また、第2の容量性素子が表示パネル外に別個に設けられているので、表示パネルの放電セルの容量に対して十分大きな容量とすることができ、第2の放電に必要な放電電流を確保することができるとともに、容量性素子の構成等を容易に変更することができ、種々の駆動方法の中から最適な駆動方法を容易に実現することができる。

駆動パルスは、第1の電位から第2の電位へ遷移し、第1の電位から第2の電位へ遷移する間に少なくとも1回極大値および極小値をとる駆動パルスを含み、最後の極大値から第2の電位への遷移速度が第1の電位から直後の極大値への遷移速度およびその後の極大値から直後の極大値への遷移速度よりも遅くなるように駆動パルスを駆動する最終駆動回路をさらに備えることが好ましい。

この場合、最後の極大値から第2の電位への遷移速度を他の遷移速度よりも遅くすることができるので、駆動パルスを最後の極大値から第2の電位へ緩やかに遷移させることができる。したがって、この部分に急峻なエッジ部が形成されることがなく、不要な電磁波の輻射を抑制することができる。

最終駆動回路は、一端に第2の電位を受ける電界効果型トランジスタと、電界

効果型トランジスタのゲートに入力される制御信号の電流を制限する電流制限回路とを含むことが好ましい。

この場合、駆動パルスを第2の電位へ遷移させるための電界効果型トランジスタのオン/オフ状態を制御するときに、そのゲートに入力される制御信号の電流が制限されているので、電界効果型トランジスタのチャネルを形成するための電荷がゲートを介して緩やかに充放電される。したがって、電界効果型トランジスタのチャネルの開閉速度が遅くなり、駆動パルスを第2の電位へ緩やかに遷移させることができる。

本発明の他の局面に従う表示装置は、複数の放電セルを選択的に放電させて画像を表示する表示装置であって、複数の放電セルを含む表示パネルと、表示パネル内の選択された放電セルに駆動パルスを印加して第1の放電を発生させた後に第2の放電を発生させる駆動回路と、複数の放電セルのうち同時に点灯させる放電セルの点灯率を検出する検出回路と、検出回路により検出された点灯率に応じて駆動パルスを変化させるように駆動回路を制御する制御回路とを備える。

その表示装置においては、複数の放電セルのうち同時に点灯させる放電セルの点灯率を検出し、検出された点灯率に応じて変化させた駆動パルスを表示パネル内の選択された放電セルに印加して第1の放電を発生させた後に第2の放電を発生させている。したがって、点灯率に応じた最適な駆動パルスを印加することができるので、第1および第2の放電を繰り返して発光効率を向上させることができる。この結果、点灯率が変化しても安定に放電を繰り返し行うことができる。この結果、点灯率に対する発光効率を向上させて消費電力を低減することができる。

表示装置は、1フィールドを複数のサブフィールドに分割してサブフィールドごとに選択された放電セルを放電させて階調表示を行うために、1フィールドの画像データを各サブフィールドの画像データに変換する変換回路をさらに備え、検出回路は、サブフィールドごとの点灯率を検出するサブフィールド点灯率検出回路を含み、制御回路は、サブフィールド点灯率検出回路により検出されたサブフィールドごとの点灯率に応じて駆動パルスを変化させるように駆動回路を制御することが好ましい。

この場合、サブフィールドごとに検出した点灯率に応じて駆動パルスを変化させることができるので、階調表示を行う場合でも、点灯率に応じた最適な状態で第1および第2の放電を行うことができる。

駆動回路は、駆動パルスの電圧を増加させて第1の放電を発生させる第1の駆動回路と、駆動パルスの電圧を再び増加させることにより第1の放電を発生させた後に第2の放電を発生させる第2の駆動回路とを含み、制御回路は、検出回路により検出された点灯率に応じて駆動パルスを変化させるように第2の駆動回路を制御することが好ましい。

この場合、第1の放電を発生させた後に第2の放電を発生させているので、第1の放電により放電空間が放電し易い状態で第2の放電を行うことができ、第2の放電時の投入電力も削減することができる。また、駆動パルスの電圧を再び増加させることにより第2の放電に必要な放電電流を十分に供給することができるので、次の放電のため蓄電荷を確実に形成することができる。以降の第1および第2の放電を繰り返し安定に発生させることができる。

第2の駆動回路は、第1の放電により駆動パルスの電圧が減少して第1の放電が少なくとも弱められた後に、駆動パルスの電圧を再び増加させることにより第1の放電に続いて第2の放電を発生させることができる。

この場合、第1の放電により駆動パルスの電圧が減少して第1の放電が少なくとも弱められた後に、駆動パルスの電圧を再び増加させることにより第1の放電に続いて第2の放電を発生させている。したがって、第1の放電では放電に必要な最低限の電力だけが投入されるので、第1の放電が弱まり始めた瞬間から電流制限により紫外線の飽和が緩和され、発光効率を向上させることができる。

制御回路は、検出回路により検出された点灯率に応じて第2の駆動回路が駆動パルスの電圧を再び増加させるタイミングを変化させることが好ましい。

この場合、点灯率に応じて駆動パルスの電圧を再び増加させるタイミングを制御しているため、点灯率に応じた最適な状態で第1および第2の放電を発生させることができる。

制御回路は、検出回路により検出された点灯率が高いほど第2の駆動回路が駆動パルスの電圧を再び増加させるタイミングを遅くすることが好ましい。

この場合、点灯率が大きいほど駆動パルスの電圧を再び増加させるタイミングを遅くしているので、点灯率が大きい部分では、第1の放電と第2の放電を十分に分離して第1の放電による発光効率の向上効果を十分に得ることができる。また、点灯率に応じて駆動パルスの電圧を再び増加させるタイミングを次第に変化させる場合は、視覚的な違和感を与えずに、発光状態を変化させることができる。

制御回路は、検出回路により検出された点灯率が所定値以上になった場合、第1の放電に続いて第2の放電が発生するように第2の駆動回路を制御することができる。

この場合、点灯率が所定値以上になった場合、第1の放電に続いて第2の放電が発生するように第2の駆動回路を制御しているので、点灯率が所定値より低い場合には従来と同様に放電を行い、点灯率が所定値以上の場合に第1および第2の放電を行うことができ、点灯率に応じた最適な状態で発光させることができる。

制御回路は、検出回路により検出された点灯率の増加に応じて駆動パルスの電圧を再び増加させるタイミングを遅くし、さらに点灯率が増加して所定値以上になった場合に駆動パルスの電圧を再び増加させるタイミングを早くするように第2の駆動回路を制御することが好ましい。

この場合、駆動パルスの電圧を再び増加させるタイミングを消費電力をより低減できるタイミングに設定することができるので、消費電力をより低下させることができる。

制御回路は、検出回路により検出された点灯率が所定値以上になった場合、第2の駆動回路が駆動パルスの電圧を再び増加させるタイミングを切り換えるとともに、駆動パルスの電圧を再び増加させるタイミングの切り換え前後で輝度が略等しくなるように表示パネル内の選択された放電セルに印加される駆動パルスのパルス数を変化させるように駆動回路を制御することが好ましい。

この場合、駆動パルスの電圧を再び増加させるタイミングの切り換え前後で輝度が略等しくなるように表示パネル内の選択された放電セルに印加される駆動パルスのパルス数を変化させているので、駆動パルスの電圧を再び増加させるタイ

ミングの切り換えによる輝度の不連続性を補正することができ、視覚的な違和感を与えずに、駆動パルスの電圧を増加させるタイミングを切り換えることができる。

制御回路は、検出回路により検出された点灯率が大きいほど駆動パルスの周期を長くするように駆動回路を制御することが好ましい。

この場合、駆動パルスの電圧をより低くしても、第1および第2の放電を安定に行うことができるので、消費電力をより低減することができる。

制御回路は、検出回路により検出された点灯率が所定値以上になった場合、駆動パルスの周期を切り換えるとともに、駆動パルスの周期の切り換え前後で輝度が略等しくなるように表示パネル内の選択された放電セルに印加される駆動パルスのパルス数を変化させるように駆動回路を制御することが好ましい。

この場合、駆動パルスの周期の切り換え前後で輝度が略等しくなるように表示パネル内の選択された放電セルに印加される駆動パルスのパルス数を変化させているので、駆動パルスの周期の切り換えによる輝度の不連続性を補正することができ、視覚的な違和感を与えずに、駆動パルスの周期を切り換えることができる。

駆動回路は、同一サブフィールド内において、1パルスの印加により1回の放電が発生させる第1の駆動パルスと、第1の放電が発生させた後に第2の放電が発生させる第2の駆動パルスとの少なくとも一方を印加し、制御回路は、サブフィールド点灯率検出回路により検出されたサブフィールドごとの点灯率に応じて第1の駆動パルスの印加回数と第2の駆動パルスの印加回数との割合を変化させるように駆動回路を制御することが好ましい。

この場合、同一サブフィールド内においてサブフィールドごとの点灯率に応じて1回の放電が発生させる第1の駆動パルスの印加回数と第1の放電が発生させた後に第2の放電が発生させる第2の駆動パルスの印加回数との割合を変化させているので、1回の放電から第1および第2の放電に切り換わる際に同一サブフィールド内のすべての駆動パルスが同時に切り換わることなく、放電回数の異なる2種類の駆動パルスの割合を徐々に変化させて輝度を連続的に変化させることができ、フリッカーの発生を防止することができる。

駆動回路は、同一サブフィールド内において、第1の時間間隔で第1および第2の放電を発生させる第1の駆動パルスと、第1の時間間隔より長い第2の時間間隔で第1および第2の放電を発生させる第2の駆動パルスとの少なくとも一方を印加し、制御回路は、サブフィールド点灯率検出回路により検出されたサブフィールドごとの点灯率に応じて第1の駆動パルスの印加回数と第2の駆動パルスの印加回数との割合を変化させるように駆動回路を制御することが好ましい。

この場合、同一サブフィールド内においてサブフィールドごとの点灯率に応じて第1の時間間隔で第1および第2の放電を発生させる第1の駆動パルスの印加回数と第2の時間間隔で第1および第2の放電を発生させる第2の駆動パルスの印加回数との割合を変化させているので、短い時間間隔の第1および第2の放電から長い時間間隔の第1および第2の放電に切り換わる際に同一サブフィールド内のすべての駆動パルスが同時に切り換わることがなくなり、放電間隔の異なる2種類の駆動パルスの割合を徐々に変化させて輝度を連続的に変化させることができ、フリッカの発生を防止することができる。

第2の駆動パルスの周期は、第1の駆動パルスの周期より長いことが好ましい。

この場合、同一サブフィールド内においてサブフィールドごとの点灯率に応じて短い周期の第1の駆動パルスの印加回数と長い周期の第2の駆動パルスの印加回数との割合を変化させているので、短い周期の第1の駆動パルスから長い周期の第2の駆動パルスに切り換わる際に同一サブフィールド内のすべての駆動パルスが同時に切り換わることがなくなり、周期の異なる2種類の駆動パルスの割合を徐々に変化させて輝度を連続的に変化させることができ、フリッカの発生を防止することができる。また、第2の駆動パルスの電圧をより低くしても、第1および第2の放電を安定に行うことができるので、消費電力をより低減することができる。

制御回路は、サブフィールド点灯率検出回路により検出されたサブフィールドごとの点灯率が大いほど第1の駆動パルスの印加回数に対する第2の駆動パルスの印加回数の割合が大きくなるように駆動回路を制御することが好ましい。

この場合、サブフィールドごとの点灯率が増加して第1の駆動パルスから第2

の駆動パルスへ切り換える際、同一サブフィールド内においてサブフィールドごとの点灯率の増加に応じて第2の駆動パルスの印加回数の割合を大きくしているので、第1の駆動パルスから第2の駆動パルスへ切り換える際に第2の駆動パルスの割合を徐々に増加させて輝度を連続的に変化させることができる。

制御回路は、サブフィールド点灯率検出回路により検出されたサブフィールドごとの点灯率の増加に応じて第1の駆動パルスの印加回数に対する第2の駆動パルスの印加回数の割合を大きくし、さらに点灯率が増加して所定値以上になった場合に点灯率の増加に応じて第1の駆動パルスの印加回数に対する第2の駆動パルスの印加回数の割合を小さくするように駆動回路を制御することが好ましい。

この場合、第1の駆動パルスの印加回数に対する第2の駆動パルスの印加回数の割合を消費電力をより低減できる割合に設定することができるので、消費電力をより低下させることができる。

第1の駆動回路は、駆動パルスの電流供給源として表示パネル外に設けられた第1の容量性素子を含むことが好ましい。

この場合、電源に比べ電流供給能力の低い容量性素子により第1の放電に必要な電流を供給しているため、必要以上に電流を供給することがなく、不要な電力を投入することがない。また、第1の容量性素子が表示パネル外に表示パネルと別個に設けられているので、表示パネルの放電セルの容量に対して十分大きな容量とすることができ、第1の放電に必要な放電電流を確保することができるとともに、容量性素子の構成等を容易に変更することができ、種々の駆動方法の中から最適な駆動方法を容易に実現することができる。

第1の容量性素子は、放電セルに蓄積された電荷を回収することが好ましい。

この場合、第1の容量性素子により放電セルに蓄積された電荷を回収しているため、放電セルの電荷を効率よく使用することができ、消費電力を少なくすることができ、

複数の放電セルは、容量性負荷を含み、第1の駆動回路は、一端が容量性負荷に接続される少なくとも一つのインダクタンス素子を有するインダクタンス回路と、容量性負荷とインダクタンス素子とのLC共振により駆動パルス出力する共振駆動回路とを含むことが好ましい。

この場合、容量性負荷とインダクタンス素子とのLC共振により駆動パルスを出力しているので、少ない消費電力で駆動パルスを発生させることができ、また、LC共振回路の電流制限効果により第1の放電の発光効率を向上させることができる。

インダクタンス回路は、インダクタンス値を変化させることができる可変インダクタンス回路を含み、検出回路により検出された点灯率に応じて可変インダクタンス回路のインダクタンス値を変化させるインダクタンス制御回路をさらに備えることが好ましい。

この場合、点灯率に応じて可変インダクタンス回路のインダクタンス値を制御しているため、点灯率に応じた最適なLC共振により放電に必要な電流を供給することができる、消費電力を低減することができる。

駆動回路は、第2の放電により駆動パルスの電圧が減少して第2の放電が少なくなるとも弱められた後に、駆動パルスの電圧を再び増加させることにより第2の放電に続けて第3の放電を発生させる第3の駆動回路をさらに含み、制御回路は、検出回路により検出された点灯率に応じて駆動パルスを変化させるように第3の駆動回路を制御することが好ましい。

この場合、第2の放電により駆動パルスの電圧が減少して第2の放電が少なくなるとも弱められた後に、駆動パルスの電圧を増加させることにより第2の放電に続けて第3の放電を発生させているので、第1～第3の放電を必要最低限の投入電力で行うことができるとともに、連続して第1～第3の放電を発生させることにより放電時の輝度を高めることができ、投入電力に対する発光効率をさらに向上させることができる。

第3の駆動回路は、放電により駆動パルスの電圧が減少して放電が少なくとも弱められた後に駆動パルスの電圧を再び増加させる動作を繰り返して第2の放電に続けて複数回の放電を連続して発生させ、制御回路は、検出回路により検出された点灯率に応じて駆動パルスを変化させるように第3の駆動回路を制御することが好ましい。

この場合、第2の放電に続けて複数回の放電を発生させているので、複数回の放電を必要最低限の投入電力で行うことができるとともに、連続して複数回放電

させることにより放電時の輝度を高めることができ、投入電力に対する発光効率をさらに向上させることができる。

第2の駆動回路は、駆動パルスの電流供給源として表示パネル外に設けられた第2の容量性素子と、第2の容量性素子を所定の電圧に充電するための電圧源とを含むことが好ましい。

この場合、所定の電圧に充電された第2の容量性素子、すなわち電源に比べ電流供給能力の低い容量性素子により第2の放電に必要な電流を供給しているため、必要以上に電流を供給することがなく、不要な電力を投入することがない。また、第2の容量性素子が表示パネル外に別個に設けられているので、表示パネルの放電セルの容量に対して十分大きな容量とすることができ、第2の放電に必要な放電電流を確保することができるとともに、容量性素子の構成等を容易に変更することができ、種々の駆動方法の中から最適な駆動方法を容易に実現することができる。

電圧源は、出力電圧を変化させることができる可変電圧源を含み、表示装置は、検出回路により検出された点灯率が大いほど第2の容量性素子の充電電圧が小さくなるように可変電圧源の出力電圧を制御する電圧制御回路をさらに備えることが好ましい。

この場合、点灯率が大いほど第2の容量性素子の充電電圧を小さくすることができ、点灯率が大きくなり、第1の放電により駆動パルスの電圧が大きいく減少しても、第2の放電時の駆動パルスのピーク電圧を一定に保つことができ、したがって、点灯率に応じて必要な電荷を放電セルに供給することができ、第2の放電を安定に行うことができる。

電圧源は、出力電圧を変化させることができる可変電圧源を含み、表示装置は、第1の放電により変化した駆動パルスの電位を検出する電位検出回路と、電位検出回路により検出された電位の変化量が大いほど第2の容量性素子の充電電圧が小さくなるように可変電圧源の出力電圧を制御する電圧制御回路とをさらに備えることが好ましい。

この場合、第1の放電により減少した駆動パルスの電位の変化量が大いほど第2の容量性素子の充電電圧を小さくすることができるので、点灯率が大きくな

り、第1の放電により駆動パルスの電圧が大きく減少しても、第2の放電時の駆動パルスのピーク電圧を一定に保つことができ、点灯率に応じて必要な電荷を放電セルに供給することができる。また、駆動パルスの電位の变化量を直接検出し、第2の放電時の駆動パルスのピーク電圧をより高精度に調整することができる。第2の放電をより安定に行うことができる。

本発明のさらに他の局面に従う表示装置の駆動方法は、複数の放電セルを選択的に放電させて画像を表示する表示装置の駆動方法であって、選択された放電セルに駆動パルスを印加して第1の放電を発生させるステップと、第1の放電により駆動パルスの電圧が減少して第1の放電がなくなるとも弱められた後に、駆動パルスの電圧を再び増加させることにより第1の放電に続けて第2の放電を発生させるステップを含む。

その表示装置の駆動方法においては、表示パネル内の選択された放電セルに駆動パルスを印加して第1の放電を発生させ、第1の放電により駆動パルスの電圧が減少して第1の放電がなくなるとも弱められた後に、駆動パルスの電圧を再び増加させることにより第1の放電に続けて第2の放電を発生させている。したがって、第1の放電では放電に必要な最低限の電力だけが投入されるので、第1の放電電圧が弱まり始めた瞬間から電流制限により紫外線の飽和が緩和され、第1の放電の発光効率が向上する。この結果、点灯すべきすべての放電セルで発光効率の高い第1の放電が行われるとともにさらに第2の放電も行われ、点灯すべきすべての放電セルの発光効率を向上させることができる。

表示装置の駆動方法は、第2の放電により駆動パルスの電圧が減少して第2の放電がなくなるとも弱められた後に、駆動パルスの電圧を再び増加させることにより第2の放電に続けて第3の放電を発生させるステップをさらに含むことが好ましい。

この場合、第2の放電により駆動パルスの電圧が減少して第2の放電がなくなるとも弱められた後に、駆動パルスの電圧を増加させることにより第2の放電に続けて第3の放電を発生させているので、第1～第3の放電を必要最低限の投入電力で行うことができるとともに、連続して第1～第3の放電を発生させることにより放電時の輝度を高めることができ、発光効率をさらに向上させることができる。

る。

第3の放電を発生させるステップは、放電により駆動パルスの電圧が減少して放電がなくなるとも弱められた後に駆動パルスの電圧を再び増加させる動作を繰り返して第2の放電に続けて複数回の放電を連続して発生させるステップを含むことが好ましい。

この場合、第2の放電に続けて複数回の放電を発生させているので、複数回の放電を必要最低限の投入電力で行うことができるとともに、連続して複数回の放電を発生させることにより放電時の輝度を高めることができ、発光効率をさらに向上させることができる。

駆動パルスは、第1の電位から第2の電位へ遷移し、第1の電位から第2の電位へ遷移する間に少なくとも1回極大値および極小値をとる駆動パルスを含み、表示装置の駆動方法は、最後の極値から第2の電位への遷移速度が第1の電位から直後の極値への遷移速度およびその後の極値から直後の極値への遷移速度よりも遅くなるように駆動パルスを駆動するステップを含むことが好ましい。

この場合、最後の極値から第2の電位への遷移速度を他の遷移速度よりも遅くすることができるので、駆動パルスを最後の極値から第2の電位へ緩やかに遷移させることができる。したがって、この部分に急峻なエッジ部が形成されることなく、不要な電磁波の輻射を抑制することができる。

本発明のさらに他の局面に従う表示装置の駆動方法は、複数の放電セルを選択的に放電させて画像を表示する表示装置の駆動方法であって、複数の放電セルのうち同時に点灯させる放電セルの点灯率を検出するステップと、検出ステップにより検出された点灯率に応じて駆動パルスを変化させて選択された放電セルに印加し、第1の放電を発生させた後に第2の放電を発生させるステップを含む。

その表示装置の駆動方法においては、複数の放電セルのうち同時に点灯させる放電セルの点灯率を検出し、検出された点灯率に応じて変化させた駆動パルスを表示パネル内の選択された放電セルに印加して第1の放電を発生させた後に第2の放電を発生させている。したがって、点灯率に応じた最適な駆動パルスを印加することができるので、第1および第2の放電を発生させて発光効率を向上させることができるとともに、第1および第2の放電を繰り返し安定に発生させるこ

図 1 4 は、遅延時間が 100 ns の場合における図 1 1 に示すサステインドライバの維持期間の動作を示すタイミング図である。

図 1 5 は、遅延時間が 200 ns の場合における図 1 1 に示すサステインドライバの維持期間の動作を示すタイミング図である。

図 1 6 は、遅延時間が 350 ns の場合における図 1 1 に示すサステインドライバの維持期間の動作を示すタイミング図である。

図 1 7 は、図 1 1 に示すブラズマディスプレイ装置の各遅延時間における効率評価値と点灯率との関係を示す図である。

図 1 8 は、図 1 7 に示す各遅延時間における効率評価値と点灯率との関係を基にサブフィールド処理器により遅延時間を点灯率に応じて制御した場合の効率評価値と点灯率との関係を示す図である。

図 1 9 は、図 1 または図 1 1 に示すサステインドライバの他の構成を示す回路図である。

図 2 0 は、図 1 9 に示すサステインドライバの維持期間の動作を示すタイミング図である。

図 2 1 は、本発明の第 3 の実施例によるブラズマディスプレイ装置の構成を示すブロック図である。

図 2 2 は、図 2 1 に示すサステインドライバの構成を示す回路図である。

図 2 3 は、図 2 2 に示すサステインドライバの維持期間の動作を示すタイミング図である。

図 2 4 は、本発明により複数回連続して放電させる場合の維持パルスの波形を示す図である。

図 2 5 は、本発明の第 4 の実施例によるブラズマディスプレイ装置の構成を示すブロック図である。

図 2 6 は、本発明の第 5 の実施例によるブラズマディスプレイ装置の構成を示すブロック図である。

図 2 7 は、図 2 6 に示すサブフィールド処理器の構成を示すブロック図である。

図 2 8 は、完全点灯電圧と点灯率との関係を示す図である。

図 2 9 は、本発明の第 6 の実施例によるブラズマディスプレイ装置の構成を示すブロック図である。

図 3 0 は、図 2 9 に示すサブフィールド処理器の構成を示すブロック図である。

図 3 1 は、遅延時間が 350 ns で維持周期が $8\text{ }\mu\text{ s}$ の場合における図 2 9 に示すサステインドライバの維持期間の動作を示すタイミング図である。

図 3 2 は、維持周期が $6\text{ }\mu\text{ s}$ および $8\text{ }\mu\text{ s}$ の場合における図 2 9 に示すブラズマディスプレイ装置の効率評価値と点灯率との関係を示す図である。

図 3 3 は、点灯率が 80% 以上になったときに維持周期を $6\text{ }\mu\text{ s}$ から $8\text{ }\mu\text{ s}$ へ切り換えた場合の効率評価値と点灯率との関係を示す図である。

図 3 4 は、本発明の第 7 の実施例によるブラズマディスプレイ装置の構成を示すブロック図である。

図 3 5 は、図 3 4 に示すサブフィールド処理器の構成を示すブロック図である。

図 3 6 は、本発明の第 8 の実施例によるブラズマディスプレイ装置の構成を示すブロック図である。

図 3 7 は、図 3 6 に示すサブフィールド処理器の構成を示すブロック図である。

図 3 8 は、図 3 6 に示すブラズマディスプレイの効率評価値と点灯率との関係を示す図である。

図 3 9 は、本発明の第 9 の実施例によるブラズマディスプレイ装置の構成を示すブロック図である。

図 4 0 は、図 3 9 に示すインダクタンス制御回路の構成を示すブロック図である。

図 4 1 は、図 3 9 に示すサステインドライバの構成を示す回路図である。

図 4 2 は、図 4 1 に示す可変インダクタンス部の構成を示す回路図である。

図 4 3 は、インダクタンス値が $0.6\text{ }\mu\text{ H}$ の場合の各遅延時間における点灯率と効率評価値との関係を示す図である。

図 4 4 は、点灯率が 65% 以上になったときにインダクタンス値を $0.6\text{ }\mu\text{ H}$

から0.36μHへ切り換えた場合の効率評価値と点灯率との関係を示す図である。

図45は、図41に示す可変インダクタンス部の他の例の構成を示す回路図である。

図46は、従来のプラズマディスプレイ装置の放電セルの駆動方法を説明するための図である。

図47は、従来のプラズマディスプレイ装置のサステインドライバの構成を示す回路図である。

図48は、図47に示すサステインドライバの維持期間の動作を示すタイミング図である。

発明を実施するための最良の形態

以下、本発明に係る表示装置の一例としてA/C型プラズマディスプレイ装置について説明する。図1は、本発明の第1の実施例によるプラズマディスプレイ装置の構成を示すブロック図である。

図1のプラズマディスプレイ装置は、A/Dコンバータ（アナログ・デジタル変換器）1、映像信号-サブフィールド対応付け器2、サブフィールド処理器3、データドライバ4、スキャンドライバ5、サステインドライバ6およびPDP（プラズマディスプレイパネル）7を備える。

A/Dコンバータ1には、映像信号VDが入力される。A/Dコンバータ1は、アナログの映像信号VDをデジタルの画像データに変換し、映像信号-サブフィールド対応付け器2へ出力する。映像信号-サブフィールド対応付け器2は、1フィールドを複数のサブフィールドに分割して表示するため、1フィールドの画像データから各サブフィールドの画像データSPを作成し、サブフィールド処理器3へ出力する。

サブフィールド処理器3は、サブフィールドごとの画像データSP等からデータドライバ駆動制御信号DS、スキャンドライバ駆動制御信号CSおよびサステインドライバ駆動制御信号USを作成し、それぞれデータドライバ4、スキャンドライバ5およびサステインドライバ6へ出力する。

PDP7は、複数のアドレス電極（データ電極）11、複数のスキャン電極（走査電極）12および複数のサステイン電極（維持電極）13を含む。複数のアドレス電極11は、画面の垂直方向に配列され、複数のスキャン電極12および複数のサステイン電極13は、画面の水平方向に配列されている。また、複数のサステイン電極13は、共通に接続されている。アドレス電極11、スキャン電極12およびサステイン電極13の各交点には、放電セル14が形成され、各放電セル14が画面上の画素を構成する。

データドライバ4は、PDP7の複数のアドレス電極11に接続されている。スキャンドライバ5は、各スキャン電極12ごとに設けられた駆動回路を内部に備え、各駆動回路がPDP7の対応するスキャン電極12に接続されている。サステインドライバ6は、PDP7の複数のサステイン電極13に接続されている。

データドライバ4は、データドライバ駆動制御信号DSに従い、書き込み期間において、画像データSPに応じてPDP7の該当するアドレス電極11に書き込みパルスを印加する。スキャンドライバ5は、スキャンドライバ駆動制御信号CSに従い、書き込み期間において、シフトパルスを垂直走査方向にシフトしつつPDP7の複数のスキャン電極12に書き込みパルスを順に印加する。これにより、該当する放電セル14においてアドレス放電が行われる。

また、スキャンドライバ5は、スキャンドライバ駆動制御信号CSに従い、維持期間において、周期的な維持パルスをPDP7の複数のスキャン電極12に印加する。一方、サステインドライバ6は、サステインドライバ駆動制御信号USに従い、維持期間において、PDP7の複数のサステイン電極13に、スキャン電極12の維持パルスに対して180°位相のずれた維持パルスを同時に印加する。これにより、該当する放電セル14において維持放電が行われる。

図1に示すプラズマディスプレイ装置では、階調表示駆動方式として、ADS（Address Display-Period Separation：アドレス・表示期間分離）方式が用いられている。図2は、図1に示すプラズマディスプレイ装置に適用されるADS方式を説明するための図である。なお、図2では、駆動パルスの立ち下がり時に放電を行う負極性のパルスの例を示しているが、立ち上がり時に放電を行う正極

性のパルスの場合でも基本的な動作は以下と同様である。

ADS方式では、1フィールド(1/60秒=16.67ms)を複数のサブフィールドに時間的に分割する。例えば、8ビットで256階調表示を行う場合には、1フィールドを8つのサブフィールドSF1～SF8に分割する。また、各サブフィールドSF1～SF8は、セットアップ期間P1、書き込み期間P2、維持期間P3に分離され、セットアップ期間P1において各サブフィールドのセットアップ処理が行われ、書き込み期間P2において点灯される放電セル14を選択するためのアドレシ放電が行われ、維持期間P3において表示のための維持放電が行われる。

セットアップ期間P1において、サステイン電極13に単一パルスが加えられ、スキャン電極12(図2ではスキャン電極の本数としてn本が表示されているが、実際には、例えば480本のスキャン電極が用いられる)にもそれぞれ単一パルスが加えられる。これにより予備放電が行われる。

書き込み期間P2においては、スキャン電極12が順次走査され、アドレシ電極11からパルスを受けた放電セル14だけに所定の書き込み処理が行われる。これによりアドレシ放電が行われる。

維持期間P3においては、各サブフィールドSF1～SF8に重み付けされた値に応じた維持パルスがサステイン電極13およびスキャン電極12へ出力される。例えば、サブフィールドSF1では、サステイン電極13に維持パルスが1回印加され、スキャン電極12に維持パルスが1回印加され、書き込み期間P2において選択された放電セル14が2回維持放電を行う。また、サブフィールドSF2では、サステイン電極13に維持パルスが2回印加され、スキャン電極12に維持パルスが2回印加され、書き込み期間P2において選択された放電セル14が4回維持放電を行う。

上記のように、各サブフィールドSF1～SF8では、サステイン電極13およびスキャン電極12に1回、2回、4回、8回、16回、32回、64回、128回維持パルスが印加され、パルス数に応じた明るさ(輝度)で放電セル14が発光する。すなわち、維持期間P3は、書き込み期間P2で選択された放電セル14が明るさの重み付け量に応じた回数で放電する期間である。

このように、サブフィールドSF1～SF8では、それぞれ、1、2、4、8、16、32、64、128の明るさの重み付けがなされ、これらのサブフィールドSF1～SF8を組み合わせて、明るさのレベルを0～255までの256段階で調整することができる。なお、サブフィールドの分割数および重み付け値等は、上記の例に特に限定されず、種々の変更が可能であり、例えば、動画像処理を低減するために、サブフィールドSF8を二つに分割して二つのサブフィールドの重み付け値を64に設定してもよい。

次に、図1に示すサステインドライバ6について詳細に説明する。図3は、図1に示すサステインドライバ6の構成を示す回路図である。なお、スキャンドライバ5は、サステインドライバ6と同様に構成され、同様に動作するので、スキャンドライバ5に関する詳細な説明を省略し、サステインドライバ6についての、以下詳細に説明する。また、以下の説明では、駆動パルスの立ち上がり時に放電を行う正極性のパルスの例を示しているが、立ち下がり時に放電を行う負極性のパルスを用いてもよい。

図3に示すサステインドライバ6は、FET(電界効果型トランジスタ、以下トランジスタと称す)Q1～Q4、回収コンデンサC1、回収コイルL、ダイオードD1、D2および電流制限素子ILを含む。

トランジスタQ1は、一端が電源端子V1に接続され、他端がノードN1に接続される。電源端子V1には、電圧V_{us}が印加される。電流制限素子ILは、例えば、所定の抵抗値を有する抵抗から構成され、その一端には制御信号S1が入力され、他端はトランジスタQ1のゲートと接続される。トランジスタQ2は、一端がノードN1に接続され、他端が接地端子に接続され、ゲートには制御信号S2が入力される。

ノードN1は、例えば480本のサステイン電極13に接続されているが、図3では、複数のサステイン電極13と接地端子との間の全容量に相当するパネル容量Cpが示されている。なお、この点に関しては、以下の他の実施例によるサステインドライバについても同様である。

回収コンデンサC1は、ノードN3と接地端子との間に接続される。トランジスタQ3およびダイオードD1は、ノードN3とノードN2との間に直列に接続

される。ダイオードD2およびトランジスタQ4は、ノードN2とノードN3との間に直列に接続される。トランジスタQ3のゲートには、制御信号S3が入力され、トランジスタQ4のゲートには制御信号S4が入力される。回収コイルLは、ノードN2とノードN1との間に接続される。

本実施例では、PDP7が表示パネルに相当し、スキャンドライバ5およびサブステインドライバ6が第1および第2の駆動回路ならびに最終駆動回路に相当し、映像信号-サブフィードバック器2が変換回路に相当する。また、回収コイルL、回収コンデンサC1、トランジスタQ3およびダイオードD1が第1の駆動回路に相当し、トランジスタQ1、電流制限素子ILおよび電源端子V1が第2の駆動回路に相当する。また、回収コンデンサC1が第1の容量性素子に相当し、回収コイルLがインダクタンス回路およびインダクタンス素子に相当し、回収コンデンサC1、トランジスタQ3およびダイオードD1が共振駆動回路に相当し、トランジスタQ1が電界効果型トランジスタに相当し、電流制限素子ILが電流制限回路に相当する。

図4は、維持放電時に連続して第1および第2の放電を発生させる場合の図3に示すサステインドライバ6の維持期間の動作の一例を示すタイミング図である。図4には、図3のノードN1の電圧、PDP7の放電強度LR、およびトランジスタQ1～Q4に入力される制御信号S1～S4が示される。なお、制御信号S1～S4は、サステインドライバ駆動制御信号USとしてサブフィード処理器3から出力される信号である。

また、放電強度は、以下の方法により測定している。キセノンを含む混合ガスを用いたPDPの場合、その発光は、共鳴準位のキセノンから放電時に発生する真空紫外線（波長147nm）を利用している。この真空紫外線は、PDPの前面ガラス越しに空気中で観察することはできない。一方、共鳴準位のさらに上のエネルギー準位から共鳴準位への遷移の際に近赤外線（波長828nm）が放出され、この近赤外線が放電強度にほぼ比例すると考えられるため、本明細書では、近赤外域に分光感度特性を有するアバランシェ・フォトダイオード等を用いて、一つの放電セルについて近赤外線の強度を測定し、これを放電強度としている。

したがって、以下に説明する連続した第1および第2の放電とは、一つの放電セルごとに第1の放電に続いて第2の放電が行われ、PDPの点灯すべきすべての放電セルが必ず2回放電することを意味し、放電セルのばらつきにより早く放電する放電セルと遅く放電する放電セルが異なるタイミングで各々1回だけ放電を行うような場合は含まない。

まず、期間TAにおいて、制御信号S2がローレベルになりトランジスタQ2がオフし、制御信号S3がハイレベルになりトランジスタQ3がオンする。このとき、制御信号S1はローレベルにありトランジスタQ1はオフし、制御信号S4はローレベルにありトランジスタQ4はオフしている。したがって、回収コンデンサC1がトランジスタQ3およびダイオードD1を介して回収コイルLに接続され、回収コイルLおよびパネル容量CpによるLC共振により、ノードN1の電圧が接地電位Vgから滑らかに上昇する。このとき、回収コンデンサC1の電荷がトランジスタQ3、ダイオードD1および回収コイルLを介してパネル容量Cpへ放出される。

ノードN1の電圧が上昇し、維持期間における放電開始電圧を越え、放電セル14が第1の放電を開始すると、放電強度LRが上昇し始める。その後、第1の放電がある程度大きくなり、必要とされる放電電流が回収コンデンサC1と回収コイルLで構成される回路の電流供給能力を越えると、ノードN1の電圧が極大値Vpuから極小値Vpbへ降下し、第1の放電が弱まり、これに応じて放電強度LRも低下する。第1の放電が始まった瞬間から電流制限により紫外線放出量の飽和が緩和され始め、その後放電電流に対する紫外線の飽和が少なくなり、発光効率が向上する。

次に、期間TBにおいて、制御信号S1がハイレベルになりトランジスタQ1がオンし、制御信号S3がローレベルになりトランジスタQ3がオフする。このとき、制御信号S1の電流は、電流制限素子ILにより制限され、トランジスタQ1のチャネルを形成するための電荷がトランジスタQ1のゲートを介して緩やかに充電される。したがって、トランジスタQ1のチャネルの開放速度が遅くなり、期間TAにおける立ち上がり速度すなわち接地電位Vgから極大値Vpuに達するまでの立ち上がり速度（電圧/時間）より遅い立ち上がり速度でノードN

1の電圧が緩やかにVsuまで上昇する。したがって、維持パルスPsuに急峻に変化するエッジ部が形成されず、不要な電磁波の輻射が抑制される。

また、電磁波の輻射が問題とならない場合は、電流制限素子ILは設けない構成としてもよい。この場合、接地電位Vgから極大値Vpuに達するまでの立ち上がり速度(電圧/時間)より早い立ち上がり速度でノードN1の電圧がVsusまで上昇する。

ノードN1の電圧が極小値Vpbから上昇し、再び放電開始電圧を越えると、放電セル14が第1の放電に続いて第2の放電が開始され、放電強度LRも再び上昇し始める。このとき、第1の放電に続いて第2の放電を発生させているため、第2の放電時には、第1の放電により放電空間に残留する荷電粒子および励起原子等のブライミング効果により放電し易い状態となり、第2の放電を安定に行うことができる。

また、第2の放電時には、電源端子V1から放電電流が制限されることなく、十分に供給されるため、第2の放電が十分な強度すなわち第1の放電のピーク値より大きなピーク値を有し、次の第1の放電に必要な壁電荷が十分に蓄えられ、維持放電を安定して繰り返すことができる。

その後、ノードN1の電圧がVsusに保持されると、従来と同様に第2の放電が停止し、これに応じて放電強度LRも低下する。

上記のように放電セル14に連続して第1および第2の放電を発生させると、以下の理由により発光効率が向上するものと考えられる。

まず、第1の放電では、回収コンデンサC1から回収コイルLを介して放電に必要な電荷が供給されており、このため供給される電流はパネル容量Cpと回収コイルLの共振回路で決まる値に制限される。さらに、放電電流の供給源が回収コンデンサC1であるため、放電が大きくないと十分な電荷を供給することができず、ノードN1の電圧の降下とともに第1の放電が弱まりまたは停止する。すなわち、第1の放電では、インダクタンス素子等を介することなく接続され十分な電荷を供給することができる電源からの電流供給による放電の場合と異なり、放電に必要な最低限の電荷しか供給されないため、第1の放電が弱まり始めた瞬間から電流制限により紫外線放出量の飽和が緩み始め、その後放電電流に対す

る紫外線の飽和が少なくなり、発光効率が向上する。したがって、放電セル14の蛍光体発光に寄与しない余分な放電電流が流れないため、投入電力に対する発光効率を向上することができる。

また、第2の放電では、第1の放電により壁電圧が減少し、放電空間にかかる実効的な電圧がかなり低い状態すなわち過剰に電圧を印加しない状態で放電が行われ、第2の放電でも発光効率がある程度向上される。

このように、第1および第2の放電を連続して行うことにより発光効率を向上することができるので、投入電力に対する発光効率を向上させて消費電力を低減することができる。また、投入電力を低下させない場合は、この発光効率の向上により節約された電力を発光回数増加による表示輝度の向上に当てることができる。

次に、期間TCにおいて、制御信号S1がローレベルになりトランジスタQ1がオフし、制御信号S4がハイレベルになりトランジスタQ4がオンする。したがって、回収コンデンサC1がダイオードD2およびトランジスタQ4を介して回収コイルLに接続され、回収コイルLおよびパネル容量CpによるLC共振により、ノードN1の電圧が緩やかに低下する。このとき、パネル容量Cpに蓄えられた電荷は、回収コイルL、ダイオードD2およびトランジスタQ4を介して回収コンデンサC1に蓄えられ、電荷が回収される。

次に、期間TDにおいて、制御信号S2がハイレベルになりトランジスタQ2がオンし、制御信号S4がローレベルになりトランジスタQ4がオフする。したがって、ノードN1が接地端子に接続され、ノードN1の電圧が降下し、接地電位Vgに固定される。

上記の動作を維持期間において繰り返すことにより、接地電位Vgから電圧Vsusに立ち上がるときに、連続して第1および第2の放電を発生させる周期的な維持パルスPsuを複数のサステイン電極13に印加することができる。なお、上記と同様にして、スキャン電極12にも、スキンドライバ5により上記の維持パルスPsuと同様の波形を有し、180°位相のずれた維持パルスが周期的に印加される。

次に、上記のように連続して第1および第2の放電を発生させた場合の第1の

放電のピーク値と第2の放電のピーク値とのピーク間隔と発光効率との関係について説明する。

図5は、図1に示すブラズマディスプレイ装置の放電強度のピーク間隔と発光効率との関係を示す図であり、図6～図9は、図1に示すブラズマディスプレイ装置の放電強度のピーク間隔が100ns、300ns、550ns、600nsの場合における図3に示すサステインドライバ6の維持期間の動作を示すタイミング図である。

なお、図5の縦軸の発光効率は、無効電力を除いた投入電力に対する発光効率(1m/W)であり、横軸のピーク間隔は、上記の近赤外線測定による放電強度における第1の放電のピーク値と第2の放電のピーク値とのピーク間隔(ns)である。また、図6～図9には、図3のノードN1の電圧、PDP7の放電強度LR、およびトランジスタQ1～Q4に入力される制御信号S1～S4が示される。

また、図6～図9に示す各タイミング図では、維持パルスの維持周期を十分に長く設定した場合を示しており、制御信号S1がハイレベルに変化するタイミング(制御信号S3がローレベルに変化するタイミング)が異なる点を除き、図4に示すタイミング図と同様である。

図5に示すように、ピーク間隔が100ns以上のときに第1の放電による発光効率の向上効果が現れ、ピーク間隔が300nsのときに第1の放電による発光効率の向上効果が最大となる。その後、ピーク間隔が500nsまでは第1の放電による発光効率の向上効果がほぼ最大の状態に持続され、ピーク間隔が50nsを超えると発光効率が急激に低下する。以下、各ピーク間隔における放電状態について詳細に説明する。

まず、図6に示すように、ピーク間隔が100nsの場合、回収コイルLおよびバネ容量CpによるLC共振により、ノードN1の電圧が接地電位Vgから滑らかに上昇し、放電開始電圧を超えると第1の放電が開始され、放電強度LRが上昇し始める。その後、第1の放電がある程度大きくなり、必要とされる放電電流が回収コンデンサC1と回収コイルLで構成される回路の電流供給能力を越えると、ノードN1の電圧が極大値Vpuから極小値Vpbへ降下して第1の放

電が弱められ、これに応じて放電強度LRもやや低下する。ここで、第1の放電が弱まり始めた瞬間から電流制限により紫外線放出量の飽和が緩和され始め、その後ノードN1の電圧が再び上昇するまでの期間において放電電流に対する紫外線の飽和が少なくなり、発光効率が向上する。

次に、電源端子V1から放電電流が供給され、ノードN1の電圧が再び上昇すると、第1の放電に続いて第2の放電が発生し、放電強度LRも再び上昇する。このとき、第2の放電が十分な強度すなわち第1の放電のピーク値より大きなピーク値を有しているので、次の第1の放電に必要な壁電荷が十分に蓄えられ、維持放電を安定して繰り返すことができる。

次に、図7に示すように、ピーク間隔が300nsの場合、第1の放電時の極小値Vpbがさらに低下して第1の放電は一旦完全に終了し、その後電源端子V1から放電電流が供給されると第2の放電が発生する。このように、第1の放電と第2の放電とが分離した状態で連続して行われ、第2の放電のピーク値は、第1の放電のピーク値より大きくなる。

この場合、第1の放電が弱まり始めた瞬間から第1の放電が停止するまで電流制限により紫外線放出量の飽和が緩和され、第1の放電による発光効率の向上効果を完全に享受することができる。また、第2の放電が十分な強度すなわち第1の放電のピーク値より大きなピーク値を有しているので、次の第1の放電に必要な壁電荷が十分に蓄えられ、維持放電を安定して繰り返すことができる。

次に、図8に示すように、ピーク間隔が550nsの場合、第1の放電時の極小値Vpbは図7の場合とほぼ同じ電圧まで低下して第1の放電は一旦完全に終了した後、所定期間経過後、電源端子V1から放電電流が供給されると第2の放電が発生する。このように、第1の放電と第2の放電とがより分離した状態で連続して行われ、第2の放電のピーク値は、第1の放電のピーク値とほぼ等しくなる。

この場合、第1の放電が弱まり始めた瞬間から第1の放電が停止するまで電流制限により紫外線放出量の飽和が緩和され、第1の放電による発光効率の向上効果を完全に享受することができる。また、第2の放電が第1の放電のピーク値と等しいピーク値を有しているので、次の第1の放電に必要な壁電荷を蓄えること

ができ、維持放電を安定して繰り返すことができる。

次に、図9に示すように、ピーク間隔が600nsの場合、第1の放電時の極小値V_{p b}は図7の場合とほぼ同じ電圧まで低下して第1の放電は一旦完全に終了した後、さらに所定期間経過後、電源端子V₁から放電電流が供給されると第2の放電が発生する。このように、第1の放電と第2の放電とが分離しすぎた状態で連続して行われ、第2の放電のピーク値は、第1の放電のピーク値より小さくなる。

この場合、第1の放電と第2の放電とが分離されすぎているため、第2の放電を発生させるときには第1の放電による放電空間のブライミング効果を十分に享受することができず、第2の放電は第1の放電より小さな放電となり、放電強度L_Rも低下する。また、このピーク間隔で維持放電を繰り返す場合、次の第1の放電に必要な壁電荷の形成が不十分となり、維持放電を繰り返すうちに徐々に第1および第2の放電が小さくなり、やがて放電しなくなる。

上記の結果、第1の放電による発光効率の向上効果を得るためには、ノードN₁の電圧が第1の放電により低下して第1の放電が少なくなるとも弱まった後に、ノードN₁の電圧を再び上昇させて第2の放電を発生させることが好ましく、本実施例の場合は、第1の放電のピーク値と第2の放電のピーク値とのピーク間隔が100ns以上になることが好ましい。

また、第2の放電による維持放電の繰り返し安定性を得るためには、第1の放電によるブライミング効果が得られる間にノードN₁の電圧を再び上昇させて第2の放電を発生させることが好ましく、本実施例の場合は、第1の放電のピーク値と第2の放電のピーク値とのピーク間隔が550ns以下になることが好ましい。

したがって、第1の放電のピーク値と第2の放電のピーク値とのピーク間隔は、100ns以上550ns以下であることが好ましく、この場合、第1の放電による発光効率の向上効果および第2の放電による維持放電の繰り返し安定性を得ることができる。また、第1の放電のピーク値と第2の放電のピーク値とのピーク間隔は、150ns以上550ns以下であることがより好ましく、200ns以上500ns以下であることがさらに好ましい。前者の場合、第1の放電

による発光効率の向上効果をより高くすることができ、後者の場合、第1の放電による発光効率の向上効果をほぼ最大限に得ることができるとともに、第2の放電による維持放電の繰り返し安定性も十分に得ることができる。

また、第1の放電のピーク値と第2の放電のピーク値とのピーク間隔は、300ns以上550ns以下であることがより好ましく、200ns以上400ns以下であることがさらに好ましい。前者の場合、第1の放電による発光効率の向上効果をほぼ最大限に得ることができ、後者の場合、第1の放電による発光効率の向上効果を最大限に得ることができるとともに、第2の放電による維持放電の繰り返し安定性もより十分に得ることができる。

次に、上記のように連続して第1および第2の放電を発生させた場合の消費電力と輝度との関係について説明する。図10は、図1に示すブラズマディスプレイ装置の消費電力と輝度との関係を示す図である。なお、図中、白丸は本実施例のブラズマディスプレイ装置により連続して第1および第2の放電を行った場合の測定値を示し、黒丸は比較例として従来のように1回だけ放電させた場合の測定値を示し、微触の消費電力(W)は、PDPの充放電電力を含む維持期間の総合的な電力であり、微触の輝度(c_d/m²)は、実際にPDPから発生される輝度を測定したものである。

図10に示すように、PDP7上の点灯率が40%の場合、本実施例のように連続して第1および第2の放電を行う場合、従来のように1回しか放電させない場合と比較して同一消費電力で輝度が上昇していることがわかる。具体的には、連続して第1および第2の放電を行った場合に消費電力が約396(W)のとき輝度が約452(c_d/m²)となり、1回だけ放電させた場合に消費電力が約421(W)のとき輝度が約451(c_d/m²)となり、連続して第1および第2の放電を行うことにより、消費電力を約6%低減することができた。

また、点灯率が70%の場合、図示のように、連続して第1および第2の放電を行った場合、従来のように1回しか放電させない場合に比べて大幅に輝度が上昇していることがわかる。具体的には、連続して第1および第2の放電を行った場合に消費電力が約599(W)のとき輝度が約467(c_d/m²)となり、1回だけ放電させた場合に消費電力が約685(W)のとき輝度が約445(c_d

／ m^2 ）となり、消費電力を約12%低減することができた。

このように、連続して第1および第2の放電を行う場合、点灯率により投入電力に対する発光効率が向上し、消費電力をより低減できることがわかる。一方、点灯率によっては連続して第1および第2の放電を行うと逆に発光効率が低下して消費電力が増大する場合がある。このため、以下の各実施例では、サブフィールドごとの点灯率に応じて放電状態を変化させ、点灯率に応じた最適な状態で維持放電を行っている。

次に、本発明の第2の実施例によるプラズマディスプレイ装置について説明する。図11は、本発明の第2の実施例によるプラズマディスプレイ装置の構成を示すブロック図である。

図11に示すプラズマディスプレイ装置と図1に示すプラズマディスプレイ装置とで異なる点は、サブフィールド点灯率測定器8が付加され、サブフィールド処理器3がサブフィールドごとの点灯率に応じて維持パルスが再び立ち上がるタイミングを制御するサブフィールド処理器3'に変更された点であり、その他の点は図1に示すプラズマディスプレイ装置と同様であるので、同一部分には同一符号を付し、以下異なる部分についてのみ詳細に説明する。

図11に示すサブフィールド点灯率測定器8は、サブフィールドごとの画像データSPから、PDP7上で同時に駆動される放電セル14の点灯率を検出し、その結果をサブフィールド点灯率信号SLとしてサブフィールド処理器3'へ出力する。

ここで、点灯率とは、独立に点灯／非点灯の状態に制御することができ放電空間の最小単位を放電セルと呼ぶとすると、

(点灯率) = (同時に点灯させる放電セルの数) / (PDPの全放電セル数) というものとする。

具体的には、サブフィールド点灯率測定器8は、映像信号-サブフィールド対応付け器2によって生成されるサブフィールドごとの放電セルの点灯／非点灯を表す1ビット情報に分解された映像信号情報を用いてすべてのサブフィールドの点灯率を別々に計算し、その結果をサブフィールド点灯率信号SLとしてサブフィールド処理器3'へ出力する。

例えば、サブフィールド点灯率測定器8は、内部にカウンタを備え、点灯／非点灯を表す1ビット情報に分解された映像信号情報が点灯を表す場合にカウンタの値を1ずつ増加させることにより点灯している放電セルの総数をサブフィールドごとに求め、これをPDP7のすべての放電セル数で除算して点灯率を求める。

サブフィールド処理器3'は、サブフィールドごとの画像データSPおよびサブフィールド点灯率信号SL等からデータドライバ駆動制御信号DS、スキャンドライバ駆動制御信号CSおよびサステインドライバ駆動制御信号USを作成し、それぞれデータドライバ4、スキャンドライバ5およびサステインドライバ6へ出力する。

スキャンドライバ5およびサステインドライバ6は、後述するように、スキャンドライバ駆動制御信号CSおよびサステインドライバ駆動制御信号USに従い、維持期間においてサブフィールド点灯率信号SLに応じて維持パルスが再び立ち上がるタイミングを変化させる。

図12は、図11に示すサブフィールド処理器3'の構成を示すブロック図である。図12に示すサブフィールド処理器3'は、点灯率/遅延時間LUT(ルックアップテーブル)31、遅延時間決定部32、基本制御信号発生器33および遅延器34、35を含む。

点灯率/遅延時間LUT31は、遅延時間決定部32と接続され、実験データに基づく点灯率と遅延時間Tdとの関係をテーブル形式で記憶している。例えば、点灯率が0~45%に対して遅延時間Tdとして100nsが記憶され、点灯率が45~60%に対して遅延時間として200nsが記憶され、点灯率が60~100%に対して遅延時間として350nsが記憶されている。

ここで、遅延時間Tdとは、回収コイルおよびパネル容量Cpの共振により定まる電圧上昇曲線に従いサステイン電極13の電位が上昇して放電が発生する放電開始電圧Vstに達した時刻を原点時刻とし、この原点時刻から制御信号S1がハイレベルになるまでの時間をいうものと定義する。従来は、この遅延時間Tdが0nsとなるタイミングで制御信号S1をハイレベルにして維持電圧Vsuを与える電源から放電電流を供給することにより無効電力の回収と安定放電

との両立を図っていた。

遅延時間決定部32は、遅延器34、35と接続され、サブフィールド点灯率測定器8から出力されるサブフィールド点灯率信号SLに応じて対応する遅延時間Tdを点灯率/遅延時間LUT31から読み出し、読み出した遅延時間Tdだけ遅延動作を行うように遅延器34、35を制御する。なお、遅延時間Tdの決定は、上記のように実験データに基づく点灯率と遅延時間Tdとの関係をテーブル形式で記憶する例に特に限定されず、点灯率と遅延時間Tdとの関係を表す近似式から点灯率に対応する遅延時間Tdを求めるようにしてもよい。

基本制御信号発生器33は、サステインドライバ駆動制御信号USとして制御信号S1～S4を出力し、制御信号S1、S3はそれぞれ遅延器34、35へ出力され、制御信号S2、S4はそのままサステインドライバ6へ出力される。

遅延器34は、遅延時間決定部32により決定された遅延時間Tdだけ制御信号S1の立ち上がりエッジを遅延させ、遅延器35は、遅延時間決定部32により決定された遅延時間Tdだけ制御信号S3の立ち上がりエッジを遅延させ、それぞれサステインドライバ6へ出力する。なお、サステインドライバ6は、制御信号S1がローレベルになったときに制御信号S3をローレベルにしても上記と同様に動作することができ、この場合は、遅延器35を省略することができる。

上記の構成により、サブフィールド処理器3'は、サブフィールド点灯率測定器8により測定された点灯率に応じて遅延時間Tdを変化させ、制御信号S1がハイレベルになるタイミミングおよび制御信号S3がローレベルになるタイミミングを制御する。

本実施例では、スキヤンドライバ5およびサステインドライバ6が第1および第2の駆動回路ならびに駆動回路に相当し、サブフィールド点灯率測定器8が検出回路およびサブフィールド点灯率検出回路に相当し、サブフィールド処理器3'が制御回路に相当し、その他の点は第1の実施例と同様である。

なお、スキヤンドライバ5についても上記と同様にサブフィールド処理器3'により制御され、同様にサブフィールドごとの点灯率に応じてスキヤン電極12に印加される維持パルスが再び立ち上がるタイミミングが制御される。

図13～図16は、遅延時間Tdが0ns、100ns、200ns、350

nsの場合における図11に示すサステインドライバ6の維持期間の動作を示すタイミミング図である。図13～図16には、維持パルスの維持周期が6μsの場合における、図3のノードN1の電圧、PDP7の放電強度LR、およびトランジスタQ1～Q4に入力される制御信号S1～S4が示される。

なお、図13～図16に示す各タイミミング図では、制御信号S1がハイレベルに変化するタイミミング（制御信号S3がローレベルに変化するタイミミング）が異なる点を除き、図4に示すタイミミング図と同様であるので、以下異なる点についてのみ詳細に説明する。

まず、図13に示すように、遅延時間Tdが0nsの場合、期間TAにおいて、回収コイルLおよびパネル容量CpによるLC共振により、ノードN1の電圧が接地電位Vgから滑らかに上昇し、放電開始電圧Vstを超えると維持放電が発生する。このとき、制御信号S1がハイレベルになり、ノードN1の電圧が電源端子V1から供給される維持電圧Vsuまで上昇し、従来と同様に電源から放電電流が供給される放電が1回行われ、放電強度LRが1回上昇する。すなわち、図13に示す遅延時間Tdが0nsの場合は、従来と同様に電源から放電電流が供給され、1回の放電を行う場合を示している。

次に、図14に示すように、遅延時間Tdが100nsの場合、期間TAにおいて回収コイルLおよびパネル容量CpによるLC共振により、ノードN1の電圧が接地電位Vgから滑らかに上昇し、放電開始電圧Vstを超えると第1の放電が開始され、放電強度LRが上昇し始める。

その後、第1の放電がある程度大きくなり、必要とされる放電電流が回収コンデンサC1と回収コイルLで構成される回路の電流供給能力を越えると、ノードN1の電圧が極大値Vpuから極小値Vpbへ低下して第1の放電が弱められ、これに応じて放電強度LRも低下する。ここで、第1の放電が弱まり始めた瞬間から電流制限により紫外線放出量の飽和が緩和され始め、その後ノードN1の電圧が再び上昇するまでの期間において放電電流に対する紫外線の飽和が少なくなり、発光効率が向上する。

次に、図15に示すタイミミングから制御信号S1がハイレベルになるタイミミングを100ns遅延させてトランジスタQ1をオンすると、電源端子V1から放

電流が供給され、ノードN1の電圧が再び上昇し、第1の放電に続いて第2の放電が発生し、放電強度LRも再び上昇する。

このとき、第2の放電が十分な強度すなわち第1の放電のピーク値より大きなピーク値を有しているので、次の第1の放電に必要な壁電荷が十分に蓄えられ、維持放電を安定して繰り返すことができる。

次に、図15に示すように、遅延時間Tdが200nsの場合、図14と同様に第1および第2の放電が連続して行われるが、回取コンデンサC1から第1の放電に必要な電荷が供給される期間がより長くなる。このため、十分な電荷を供給することができない期間が長くなり、ノードN1の極小値Vpbがさらに低下して第1の放電がより弱まり、放電強度LRもより低下する。このとき、放電電流に対する紫外線の飽和はより少なくなり、かつその期間が長くなり、より発光効率が向上する。

次に、図13に示すタイミングから制御信号S1がハイレベルになるタイミングを200ns遅延させてトランジスタQ1をオンすると、電源端子V1から放電に必要な電荷が供給されて第2の放電が発生し、再び放電強度LRが上昇する。このように、遅延時間Tdが100nsから200nsに変化すると、ノードN1の極小値Vpbがさらに低下し、第1の放電と第2の放電がより分離した状態となり、第1の放電により発光効率がより向上される。

次に、図16に示すように、遅延時間Tdが350nsの場合、第1の放電時の極小値Vpbがさらに低下して第1の放電は一旦完全に終了し、その後制御信号S1がハイレベルになり電源端子V1から放電電流が供給されると第2の放電が発生する。このように、第1の放電と第2の放電とが分離しすぎた状態で連続して行われ、第2の放電のピーク値は、第1の放電のピーク値より小さくなる。

この場合、第1の放電と第2の放電とが分離されすぎているため、第2の放電を起こすときに放電空間のブライミング効果を十分に享受することができず、第2の放電は第1の放電より小さな放電となり、放電強度LRも低下する。また、この遅延時間Tdで維持放電を繰り返す場合、次の第1の放電に必要な壁電荷の形成が不十分となり、維持放電を繰り返すうちに徐々に第1および第2の放電が小さくなり、やがて放電しなくなる場合がある。

次に、上記の各遅延時間における消費電力と点灯率との関係について説明する。図17は、図11に示すプラズマディスプレイ装置の各遅延時間における効率評価値と点灯率との関係を示す図である。

なお、図中、黒丸は遅延時間Tdが0nsの場合を示し、白丸は遅延時間Tdが100nsの場合を示し、黒四角は遅延時間Tdが200nsの場合を示し、白三角は遅延時間Tdが350nsの場合を示している。また、図の縦軸の効率評価値は、それぞれの点灯率における遅延時間0nsの（輝度／消費電力（PPの充放電電力を含む）を効率の基準とし、この値で各遅延時間における（輝度／消費電力（PPの充放電電力を含む）の値を除外して正規化した値である。すなわちこの効率評価値が大きいほど同じ輝度で比較した消費電力が小さくなることを示している。また、図の横軸はサブフィールドごとの点灯率（％）である。

図17に示すように、点灯率が0～25％の範囲では遅延時間が0nsの場合が最も消費電力が低く、点灯率が25～45％の範囲では遅延時間が100nsの場合が最も消費電力が低く、点灯率が45～60％の範囲および85～100％の範囲では遅延時間が200nsの場合が最も消費電力が低く、点灯率が60～85％の範囲では遅延時間が350nsの場合が最も消費電力が低くなっている。

このように、点灯率が所定値以上になった場合、遅延時間の増加とともに消費電力が低減されるが、遅延時間が増加しすぎると効率評価値が低下し、逆に消費電力が増加することがわかる。

図18は、図17に示す各遅延時間における効率評価値と点灯率との関係を基にサブフィールド処理器3'により遅延時間Tdを点灯率に応じて制御した場合の効率評価値と点灯率との関係を示す図である。

図18に示す実線は、点灯率が0～45％の場合に遅延時間Tdを100nsに設定し、点灯率が45～60％の場合に遅延時間Tdを200nsに設定し、点灯率が60～100％の場合に遅延時間Tdを350nsに設定したときの効率評価値と点灯率との関係を示している。

すなわち、第1および第2の放電を行うとともに、遅延時間Tdを点灯率に依

じて増加させた場合を示している。この場合、点灯率が0～20％では効率評価値が1より小さくなり、従来より発光効率が低下しているが、他の点灯率では十分に発光効率が向上しており、全体的には消費電力を低減することができる。

次に、図18の一点鎖線で示す部分は、点灯率が0～25％のとき遅延時間Tdを0nsに設定した場合の効率評価値と点灯率との関係を示している。すなわち、点灯率が所定値、例えば25％以上の場合に第1および第2の放電を発生させ、点灯率が所定値(25％)未満の場合、従来と同様に電源端子V1から放電電流を供給して1回の放電を行わせる場合を示している。この場合、点灯率が0～25％の場合に効率評価値が1となり、消費電力をより低減することができる。

次に、図18の二点鎖線で示す部分は、点灯率が85～100％のとき遅延時間Tdを200nsに設定した場合の効率評価値と点灯率との関係を示している。すなわち、点灯率が所定値、例えば85％以上の場合に遅延時間Tdを減少させる場合を示している。この場合、点灯率が85～100％に対して効率評価値がさらに向上しており、消費電力をさらに低減することができる。

このように、維持パルスPsuが再び立ち上がるタイミングすなわち制御信号S1がハイレベルになるタイミングを点灯率に応じて制御する場合、PDPの点灯率と消費電力との特性に応じて種々の制御を行うことができ、点灯率の増加に応じて遅延時間Tdを順次増大させたり、点灯率が所定値以上になるまで従来と同様に一回の放電を行い、所定値以上になったときに第1および第2の放電を発生させたり、点灯率の増加に応じて遅延時間Tdを増大させた後、点灯率がさらに増加して所定値以上になった場合に遅延時間Tdを短縮する等の種々の制御を行うことができる。

なお、遅延時間を所定値以上に増加させると、放電が不安定になる場合があるが、この場合、外部から回収コンデンサC1へ電荷を供給したり、維持期間の維持パルスの周波数を低くすることにより、安定に連続して放電を行わせることができる。

また、従来と同様に放電を一回だけ発生させる場合は発光効率が向上せず、度も変化しないが、急激に放電が一回だけの状態から第1および第2の放電の状態

に変化させた場合、発光効率が急激に変化してPDP7上の輝度も急激に変化し、視覚的に違和感を与える可能性があるが、サブフィールドごとの点灯率が大きくなるに従い、制御信号S1がハイレベルになるタイミングが順次遅くなるように制御し、1回の放電から第1および第2の放電へ次第に変化させることにより、輝度を順次上昇させ、視覚的な違和感がないようにすることができる。

また、視覚的な違和感がないように1回の放電から第1および第2の放電へ切り換える制御として、上述した制御の他に、信号処理で映像信号レベルを変化させることにより、1回の放電で得られる輝度と第1および第2の放電で得られる輝度との差を目立たなくして切り換える制御も同様の効果が得られることは言うまでもない。

上記のように、本実施例では、維持パルスの立ち上がり時に第1および第2の放電を連続して発生させることにより、投入電力に対する発光効率を向上させ、消費電力を低減することができる。また、サブフィールドごとの点灯率に応じて維持パルスが再び立ち上がるタイミングを制御しているため、発光効率を次第に向上させ、視覚的に違和感のない状態で消費電力を低減することができる。

なお、1つの発光から2つの発光に切り換わるサブフィールドの点灯率は、総合的に消費電力を低減することができ、視覚的に違和感がないものであれば、特に限定されない。

次に、図1または図11に示すプラズマディスプレイ装置に適用される他のサステインドライバについて説明する。図19は、図1または図11に示すサステインドライバの他の構成を示す回路図である。図19に示すサステインドライバ6'と図3に示すサステインドライバ6と異なる点は、ノードN2とノードN1との間に回収コイルL1およびダイオードD1D2が直列に付加された点であり、その他の点は図3に示すサステインドライバ6と同様であるので、同一部分には同一符号を付し、以下詳細な説明を省略する。なお、図19に示すサステインドライバ6'を図1に示すプラズマディスプレイ装置に適用する場合、スキュードライバ5も以下と同様に変更される。

図19に示すサステインドライバ6'では、ノードN2とノードN1との間に回収コイルL1およびダイオードD1D2が直列に接続され、回収コイルL1と回収コ

イルししとが並列に接続される。従って、ノードN1からノードN2へ電流が流れる場合、回収コイルL、L₁がともにLC共振動作に寄与し、ノードN2からノードN1へ電流が流れる場合、ダイオードDDにより回収コイルL₁に流れる電流が制限され、回収コイルLのみがLC共振動作に寄与する。

図20は、図19に示すサステインドライバ6'の維持期間の動作を示すタイミング図である。図20に示すタイミング図と図4に示すタイミング図とで異なる点は、期間TBが延長され、これに応じて期間TCが短縮された点であり、その他の点は図4に示すタイミング図と同様であるので、異なる点についてのみ以下詳細に説明する。

期間TAにおいて、ダイオードDDにより回収コンデンサC1から回収コイルL₁に流れる電流が制限され、回収コンデンサC1からの電流は回収コイルLのみを流れる。したがって、回収コイルLのみがLC共振動作に寄与し、維持パルスP_{su}の立ち上がり波形は、図3に示すサステインドライバ6と同様の波形となり、期間TCが短縮された期間だけ、期間TBにおいて維持パルスP_{su}が電圧V_{su}に保持される期間が延長される。

次に、期間TCにおいて、回収コイルL₁に流れる電流はダイオードDDにより制限されず、回収コイルL、L₁がともにLC共振動作に寄与する。したがって、回収コイルLのインダクタンス値より小さい回収コイルL₁、L₁の合成インダクタンス値によりLC共振が発生し、LC共振の周期が短くなり、維持パルスP_{su}が短時間で急峻に降下する。

上記のように、期間TCを短縮して短縮した期間だけ期間TBを延長することにより、維持パルスP_{su}が電圧V_{su}に保持される期間を延長することができ、したがって、第2の放電後に壁電荷を形成する期間を十分に確保することができ、壁電荷を安定に形成することができる。この結果、維持期間における点灯安定性を向上することができる。

次に、本発明の第3の実施例によるプラズマディスプレイ装置について説明する。図21は、本発明の第3の実施例によるプラズマディスプレイ装置の構成を示すブロック図である。

図21に示すプラズマディスプレイ装置と図11に示すプラズマディスプレイ

装置とで異なる点は、サブフィールド処理器3'が維持期間において第1および第2の放電に就いて第3の放電を発生させるようにスキャンドライバ5aおよびサステインドライバ6aを制御するサブフィールド処理器3aに変更され、サブフィールドごとの点灯率に応じて維持パルスの電圧を制御する電圧制御回路9が付加された点であり、その他の点は図11に示すプラズマディスプレイ装置と同様であるので、同一部分には同一符号を付し、以下異なる部分についてのみ詳細に説明する。

図21に示すサブフィールド処理器3aは、図11に示すサブフィールド処理器3'の通常の動作に加え、サブフィールドごとの画像データSPおよびサブフィールド点灯率信号SL等から、維持期間において第1および第2の放電に就いて第3の放電を発生させるためのスキャンドライバ駆動制御信号CSおよびサステインドライバ駆動制御信号USを作成し、それぞれスキャンドライバ5aおよびサステインドライバ6aへ出力する。

電圧制御回路9は、サブフィールド点灯率測定器8から出力されるサブフィールド点灯率信号SLを受け、サブフィールドごとの点灯率に応じて維持パルスの電圧を制御するための電圧制御信号VC、VUをスキャンドライバ5aおよびサステインドライバ6aへそれぞれ出力する。

次に、図21に示すサステインドライバ6aについて詳細に説明する。図22は、図21に示すサステインドライバ6aの構成を示す回路図である。なお、本実施例のスキャンドライバ5aも、サステインドライバ6aと同様に構成され、同様に動作するので、スキャンドライバ5aに関する詳細な説明を省略し、サステインドライバ6aについてのみ、以下詳細に説明する。

図22に示すサステインドライバ6aと図3に示すサステインドライバ6とで異なる点は、トランジスタQ5、Q6、ダイオードD3、コイルL1、コンデンサC2および可変電圧源VRが付加された点であり、その他の点は図3に示すサステインドライバ6と同様であるので同一部分には同一符号を付し、以下異なる点についてのみ詳細に説明する。

図22に示すように、コンデンサC2は、ノードN4と接地端子との間に接続される。トランジスタQ5、ダイオードD3およびコイルL1はノードN4とノ

ードN1との間に直列に接続される。トランジスタQ6の一端はノードN4に接続され、他端は可変電圧源VRの一端に接続される。トランジスタQ5のゲートには、制御信号S5が入力され、トランジスタQ6のゲートには、制御信号S6が入力される。可変電圧源VRの他端は、接地端子に接続され、電圧制御回路9から出力される電圧制御信号VUに応じて出力電圧を変化させる。

本実施例では、スキャンドライバ5aおよびサステインドライバ6aが駆動回路、第1～第3の駆動回路および最終駆動回路に相当し、サブフィールド処理器3aが制御回路に相当し、コンデンサC2が第2の容量性素子に相当し、可変電圧源VRが電圧源および可変電圧源に相当し、電圧制御回路9が電圧制御回路に相当し、コンデンサC2、コイルL1、トランジスタQ5、Q6、ダイオードD3および可変電圧源VRが第2の駆動回路に相当し、トランジスタQ1、電流制限素子ILおよび電圧端子V1が第3の駆動回路に相当し、その他の点は第2の実施例と同様である。

図23は、図22に示すサステインドライバ6aの維持期間の動作を示すタイミング図である。図23には、図22のノードN1の電圧、PDP7の放電強度LRおよびトランジスタQ1～Q6に入力される制御信号S1～S6が示される。なお、制御信号S1～S6は、サステインドライバ駆動制御信号USとしてサブフィールド処理器3aから出力される信号である。

まず、期間TAにおいて、制御信号S2、S6がローレベルになりトランジスタQ2、Q6がオフし、制御信号S3がハイレベルになりトランジスタQ3がオンする。このとき、制御信号S1はローレベルにありトランジスタQ1はオフし、制御信号S4はローレベルにありトランジスタQ4はオフし、制御信号S5はローレベルにありトランジスタQ5はオフしている。したがって、回収コンデンサC1がトランジスタQ3およびダイオードD1を介して回収コイルLに接続され、回収コイルLおよびパネル容量CpによるLC共振により、ノードN1の電圧が接地電位Vgから滑らかに上昇する。このとき、回収コンデンサC1の電荷がトランジスタQ3、ダイオードD1および回収コイルLを介してパネル容量Cpへ放出される。

ノードN1の電圧が上昇し、維持期間における放電開始電圧を越え、放電セル

14が第1の放電を開始すると、放電強度LRが上昇し始める。その後、第1の放電がある程度大きくなり、必要とされる放電電流が回収コンデンサC1と回収コイルLで構成される回路の電流供給能力を越え、ノードN1の電圧が第1の極大値Vpu1から第1の極小値Vpb1へ低下し、第1の放電が弱まりまたは停止し、これに応じて放電強度LRも低下する。

次に、期間TBにおいて、制御信号S5がハイレベルになりトランジスタQ5がオンし、制御信号S3がローレベルになりトランジスタQ3がオフする。したがって、コンデンサC2がトランジスタQ5およびダイオードD3を介してコイルL1に接続され、コイルL1およびパネル容量CpによるLC共振により、ノードN1の電圧が再び滑らかに上昇する。このとき、コンデンサC2の電荷がトランジスタQ5、ダイオードD3およびコイルL1を介してパネル容量Cpへ放出される。

ここで、コンデンサC2の電圧は、後述するように、期間TEにおいてトランジスタQ6がオンして可変電圧源VRにより充電され、第1の極小値Vpb1と第2の極大値Vpu2との中間の電位より高い値に設定されている。したがって、LC共振によりノードN1の電圧が第1の極小値Vpb1から第2の極大値Vpu2まで上昇する。

ノードN1の電圧が上昇し、再び放電開始電圧を越え、放電セル14が第2の放電を開始すると、放電強度LRが上昇し始める。その後、第2の放電がある程度大きくなり、必要とされる放電電流がコンデンサC2、トランジスタQ5、ダイオードD3およびコイルL1で構成される回路の電流供給能力を越え、ノードN1の電圧が第2の極大値Vpu2から第2の極小値Vpb2へ低下し、第2の放電が弱まりまたは停止し、これに応じて放電強度LRも低下する。

次に、期間TCにおいて、制御信号S1がハイレベルになりトランジスタQ1がオンし、制御信号S5がローレベルになりトランジスタQ5がオフする。このとき、制御信号S1の電流は、電流制限素子ILにより制限され、トランジスタQ1のチャネルを形成するための電荷がトランジスタQ1のゲートを介して緩やかに充電される。したがって、トランジスタQ1のチャネルの開放速度が遅くなり、期間TA、TBにおける立ち上がり速度すなわち接地電位Vgから第1の極

大値Vpu1に達するまでの立ち上がり速度および第1の極小値Vpb1から第2の極大値Vpu2に達するまでの立ち上がり速度より遅い立ち上がり速度でノードN1の電圧が緩やかにVsuまで上昇する。したがって、維持パルスPsuに急峻に変化するエッジ部が形成されず、不要な電磁波の輻射が抑制される。

このとき、ノードN1の電圧が第2の極小値Vpb2から上昇し、再び放電開始電圧を越え、放電セル14が第2の放電に続いて第3の放電を開始し、放電強度LRも再び上昇し始める。その後、ノードN1の電圧がVsuに保持されると、従来と同様に第3の放電が停止し、これに応じて放電強度LRも低下する。

次に、期間TDにおいて、制御信号S1がローレベルになりトランジスタQ1がオフし、制御信号S4がハイレベルになりトランジスタQ4がオンする。したがって、回収コンデンサC1がダイオードD2およびトランジスタQ4を介して回収コイルLに接続され、回収コイルLおよびパネル容量CpによるLC共振により、ノードN1の電圧が緩やかに低下する。このとき、パネル容量Cpに蓄えられた電荷は、回収コイルL、ダイオードD2およびトランジスタQ4を介して回収コンデンサC1に蓄えられ、電荷が回収される。

次に、期間TEにおいて、制御信号S2、S6がハイレベルになりトランジスタQ2、Q6がオンし、制御信号S4がローレベルになりトランジスタQ4がオフする。したがって、ノードN1が接地端子に接続され、ノードN1の電圧が低下し、接地電位Vgに固定される。また、可変電圧源VRがノードN4を介してコンデンサC2に接続され、コンデンサC2が第1の極小値Vpb1と第2の極大値Vpu2との中間の電位より高い電圧まで充電される。

上記の動作を維持期間において繰り返すことにより接地電位Vgから電圧Vsuに立ち上がるときに、連続して第1～第3の放電が発生させる周期的な維持パルスPsuを複数のサステイン電極13に印加することができる。なお、上記と同様にして、スキャン電極12にも、スキャンドライバ5aにより上記の維持パルスPsuと同様の波形を有し、180°位相のずれた維持パルスが周期的に印加される。

次に、サブフィールドごとの点灯率に応じて維持パルスの波形を制御する動作

について説明する。なお、以下の説明では、サブフィールド処理器3aによりサステインドライバ6aが制御され、維持パルスPsuの波形を制御する動作について説明するが、スキャンドライバ5aについても以下と同様にしてサブフィールド処理器3aにより制御され、同様にサブフィールドごとの点灯率に応じてスキャン電極12に印加される維持パルスの波形が制御される。

サブフィールド処理器3aは、サブフィールド点灯率測定器8により測定された点灯率が、所定値より小さい場合には、従来と同様に放電が1回だけ行われる。すなわち、回収コイルLおよびパネル容量Cpの共振により維持パルスの電圧が上昇されて維持電圧Vsuを与える電源から放電電流を供給する放電が一回行われ、所定値以上の場合に第1～第3の放電が発生する。このとき、点灯率が大きくなるに従い、各放電がより分離した状態で発生するように、サブフィールド点灯率信号SLに応じて維持パルスPsuが再び立ち上がるタイミミング、すなわち制御信号S5、S1がハイレベルになるタイミミング（および制御信号S3、S5がローレベルになるタイミミング）を順次変化させ、サステインドライバ6aを制御している。

例えば、あるサブフィールドにおいて点灯率が所定値より小さい場合、制御信号S5、S1がハイレベルになるタイミミングを早くし、または、制御信号S5を常にローレベルにし、すなわち、本実施例における第2の駆動回路を動作しない状態にした上で、制御信号S1がハイレベルになるタイミミングを早くし、回収コイルLおよびパネル容量Cpの共振により維持パルスの電圧が上昇されて維持電圧Vsuを与える電源から放電電流を供給する放電が一回行われ、従来と同様に放電を一回だけ発生させる。一方、点灯率が大きくなると、制御信号S5、S1がハイレベルになるタイミミングが順次遅くされ、第1の放電が弱まりまたは停止した後、第2の放電が発生させ、さらに、第2の放電が弱まりまたは停止した後、第3の放電が発生させる。

したがって、本実施例でも、第2の実施例と同様に、サブフィールドごとの点灯率が大きくなるに従い、制御信号S5、S1がハイレベルになるタイミミングが順次遅くなるように制御され、1回の放電から第1ないし第3の放電へ次第に変化させることにより、輝度を順次上昇させ、視覚的な違和感がないようにしてい

る。なお、視覚的違和感がないように1回の放電から第1ないし第3の放電へ切り換える制御として、制御信号S5、S1がハイレベルになるタイミングを順次遅くしていくという上述した制御の他に、1回の放電で得られる輝度と第1ないし第3の放電で得られる輝度との差を、信号処理で映像信号レベルを変化させることにより目立たなくして切り換える制御も同様の効果が得られることは言うまでもない。

なお、1回の放電から第1ないし第3の放電に切り換わるサブフィールドの点灯率は、総合的に消費電力を低減することができ、視覚的に違和感がないものであれば、特に限定されず、本実施例では、例えば、点灯率が25%以上の場合に、1回の放電から第1ないし第3の放電へ変化するように制御信号S5、S1がハイレベルになるタイミングを設定している。

次に、サブフィールドごとの点灯率に応じて維持パルスの電圧を制御する動作について説明する。なお、以下の説明では、電圧制御回路9によりサステインドライバ6aが制御され、維持パルスP suの電圧を制御する動作について説明するが、スキャンドライバ5aについても以下と同様にして電圧制御回路9により制御され、同様にサブフィールドごとの点灯率に応じてスキャン電極12に印加される維持パルスの電圧が制御される。

点灯率が大きくなると、必要な放電電流が増加してノードN1の電圧低下が大きくなり、第1の極小値V p b1が低下し、点灯率が小さくなると、必要な放電電流が減少してノードN1の電圧低下が小さくなり、第1の極小値V p b1が上昇する。一方、コイルL1およびパネル容量C dによるLC共振によりノードN1の電圧を第2の極大値V p u2まで上昇させるためには、ノードN4の電圧を第1の極小値V p b1と第2の極大値V p u2の中間の電位より高くしなければならぬ。

したがって、第2の放電が安定に行えるようにもとの第2の極大値V p u2までノードN1の電圧を上昇させるためには、点灯率が大きくなり、第1の極小値V p b1が ΔV だけ低下した場合、ノードN4の電圧を $\Delta V/2$ だけ低下させ、点灯率が小さくなり、第1の極小値V p b1が ΔV だけ上昇した場合、ノードN4の電圧を $\Delta V/2$ だけ上昇させる必要がある。このため、本実施例では、第2

の放電を安定に行うため、以下のようにして、点灯率に応じて維持パルスP suの電圧を制御している。

電圧制御回路9は、サブフィールド点灯率測定器8により測定された点灯率が所定値以上になり、第1～第3の放電を発生させる場合、点灯率が大きくなるほど可変電圧源VRの出力電圧が小さくなるように、サブフィールド点灯率信号S1に応じてサステインドライバ6aの可変電圧源VRを制御している。

例えば、あるサブフィールドにおいて、点灯率が大きくなり第1の極小値V p b1が小さくなると、電圧制御回路9は、点灯率が大きくなるほど可変電圧源VRの出力電圧が小さくなるように電圧制御信号VUを可変電圧源VRへ出力する。このとき、可変電圧源VRは、電圧制御信号VUに応じて出力電圧を低下させ、ノードN4の電圧を低下させる。したがって、第1の極小値V p b1が小さくなっても、もとの第2の極大値V p u2までノードN1の電圧を上昇させることができ、連続して第2の放電を安定に行うことが可能となる。

一方、点灯率が小さくなると、これに応じて可変電圧源VRの出力電圧を上昇させるための電圧制御信号VUが出力され、ノードN4の電圧が上昇する。したがって、第1の極小値V p b1が大きくなっても、もとの第2の極大値V p u2にノードN1の電圧を上昇させることができ、連続して第2の放電を安定に行うことが可能となる。

上記のように、本実施例では、維持パルスの立ち上がり時に第1～第3の放電を連続して発生させることにより、投入電力に対する発光効率を向上させ、消費電力を低減することができる。また、サブフィールドごとの点灯率に応じて維持パルスが再び立ち上がるタイミングを制御しているため、発光効率を次第に向上させ、視覚的に違和感のない状態で消費電力を低減することができる。さらに、サブフィールドごとの点灯率に応じて維持パルスの電圧を制御しているため、簡略な回路構成により第2の放電を安定に行うことができる。

なお、上記の説明では、連続して第1ないし第3の放電を行う場合について説明したが、連続放電回数は上記の例に特に限定されず、それ以上の回数による連続放電を行ってもよい。この場合、図22に示すコンデンサC2、トランジスタQ5、Q6、ダイオードD3、可変電圧源VRおよびコイルL1から構成される

駆動回路を各放電用に順次付加することにより、上記と同様に連続して放電を行うことができる。

また、連続して放電を行わせる場合、本発明では、維持パルスの最後の放電を行わせる部分の波形が以下のように構成される。図24は、複数回のLC共振により順次維持パルスの電圧を上昇させ、最終的に電圧 V_{sus} まで上昇させるときの維持パルス P_{su} の波形を示す図である。

図24に示すように、維持パルス P_{su} は、第1ステップで期間 Δt_1 の間に電圧 ΔV_1 だけ上昇してその後降下し、次のステップで期間 Δt_2 の間に電圧 ΔV_2 にだけ上昇し、このように順次LC共振により上昇し、最後に期間 Δt_n の間に電圧 ΔV_n だけ上昇し、接地電位 V_g から電圧 V_{sus} まで上昇する。このとき、各ステップでの維持パルス P_{su} の立ち上がり速度 $\Delta V_1 / \Delta t_1$ 、 $\Delta V_2 / \Delta t_2$ 、…、 $\Delta V_n / \Delta t_n$ に対して、最終ステップでの立ち上がり速度 $\Delta V_n / \Delta t_n$ が最も小さくなるように、電流制限素子11によりトランジスタQ1のゲートに入力される制御信号S1の電流値が制限される。

このように、維持パルス P_{su} の各ステップでの上昇波形は、LC共振による複数の滑らかなオーバーシュート波形により構成され、最終的に電源端子V1の電圧 V_{sus} に達する場合も緩やかに上昇させることができる。したがって、従来のように急峻に変化するエッジ部を形成することはなく、不要な電磁波の輻射を抑制することができる。

次に、本発明の第4の実施例によるブラズマディスプレイ装置について説明する。図25は、本発明の第4の実施例によるブラズマディスプレイ装置の構成を示すブロック図である。

図25に示すブラズマディスプレイ装置と図21に示すブラズマディスプレイ装置とで異なる点は、電圧制御回路9が電圧制御回路9aに変更され、極小値検出器10a、10bが付加された点であり、その他の点は図21に示すブラズマディスプレイ装置と同様であるので、同一部分には同一符号を付し、以下異なる部分についてのみ詳細に説明する。

図25に示す極小値検出器10aは、各スキャン電極12の維持期間における維持パルスの極小値を検出し、その結果を極小値信号MCとして電圧制御回路9

aへ出力する。極小値検出器10bは、サステイン電極13の維持期間における維持パルスの極小値を検出し、その結果を極小値信号MUとして電圧制御回路9aへ出力する。

電圧制御回路9aは、極小値信号MC、MUに応じて、スキャンドライバ5aの可変電圧源の出力電圧を制御するための電圧制御信号VCおよびサステインドライバ6aの可変電圧源VRの出力電圧を制御するための電圧制御信号VUをスキャンドライバ5aおよびサステインドライバ6aへそれぞれ出力する。以降の各スキャンドライバ5aおよびサステインドライバ6aの動作およびサブフィードごとの点灯率に応じた維持パルスの波形の制御動作は、第3の実施例と同様であるので、詳細な説明は省略する。

本実施例では、電圧制御回路9aが電圧制御回路に相当し、極小値検出器10a、10bが電位検出回路に相当し、その他の点は第3の実施例と同様である。

次に、サブフィードごとの点灯率に応じて維持パルスの電圧を制御する動作について説明する。なお、以下の説明では、電圧制御回路9aによりサステインドライバ6aが制御され、維持パルス P_{su} の電圧を制御する動作について説明するが、スキャンドライバ5aについても以下と同様にして電圧制御回路9aにより制御され、極小値検出器10aにより検出された各スキャン電極12の維持期間における維持パルスの第1の極小値に応じてスキャン電極12に印加される維持パルスの電圧が制御される。

電圧制御回路9aは、極小値検出器10bより検出された第1の極小値 V_{pb} 1が小さくなるほど可変電圧源VRの出力電圧が小さくなるように、極小値信号MUに応じてサステインドライバ6aの可変電圧源VRを制御している。

例えば、あるサブフィードにおいて、点灯率が大きくなり第1の極小値 V_{pb} 1が小さくなると、電圧制御回路9aは、第1の極小値 V_{pb} 1が小さくなるほど可変電圧源VRの出力電圧が小さくなるように、具体的には、第1の極小値 V_{pb} 1が ΔV だけ低下した場合に出力電圧が $\Delta V/2$ だけ低下するように電圧制御信号VUを可変電圧源VRへ出力する。このとき、可変電圧源VRは、電圧制御信号VUに応じて出力電圧を低下させ、ノードN4の電圧を低下させる。したがって、第1の極小値 V_{pb} 1が小さくなっても、もとの第2の極大値 V_{pu}

2までノードN1の電圧を上昇させることができ、連続して第2の放電を安定に行うことが可能となる。

一方、点灯率が小さくなくなり第1の極小値Vpb1が大きくなると、電圧制御回路9aは、第1の極小値Vpb1が大きくなるほど可変電圧源VRの出力電圧が大きくなるように、具体的には、第1の極小値Vpb1が ΔV だけ上昇した場合に出力電圧が $\Delta V/2$ だけ上昇するように電圧制御信号VUを可変電圧源VRへ出力する。このとき、可変電圧源VRは、電圧制御信号VUに応じて出力電圧を上昇させ、ノードN4の電圧を上昇させる。したがって、第1の極小値Vpb1が大きくなっても、もとの第2の極大値Vpu2までノードN1の電圧を上昇させることができ、連続して第2の放電を安定に行うことが可能となる。

上記のように、本実施例でも、第3の実施例と同様の効果を得ることができる。とともに、維持パルスの第1の極小値を直接検出しているため、第2の極大値をより高精度に調整することができ、第2の放電をより安定に行うことができる。

次に、本発明の第5の実施例によるブラズマディスプレイ装置について説明する。図26は、本発明の第5の実施例によるブラズマディスプレイ装置の構成を示すブロック図である。

図26に示すブラズマディスプレイ装置と図11に示すブラズマディスプレイ装置とで異なる点は、サブフィールド処理器3'がサブフィールド点灯率信号に応じてスキャンドライバ5およびサステインドライバ6から出力される維持パルスが再び立ち上がるタイミングを切り換えるとともに切り換え前後でPP7上の輝度が等しくなるように維持パルスのパルス数を変化させるようにスキャンドライバ5およびサステインドライバ6を制御するサブフィールド処理器3bに変更された点であり、その他の点は図11に示すブラズマディスプレイ装置と同様であるので、同一部分には同一符号を付し、以下異なる部分についてのみ詳細に説明する。

図26に示すサブフィールド処理器3bは、図11に示すサブフィールド処理器3'の通常の動作に加え、維持パルスを再び増大させるタイミングを切り換えた場合に切り換え前後で輝度が等しくなるように維持パルスのパルス数を増減するためのスキャンドライバ駆動制御信号CSおよびサステインドライバ駆動制御

信号USを作製し、それぞれスキャンドライバ5およびサステインドライバ6へ出力する。

図27は、図26に示すサブフィールド処理器3bの構成を示すブロック図である。図27に示すサブフィールド処理器3bと図12に示すサブフィールド処理器3'とで異なる点は、遅延時間/乗算係数LUT36、乗算係数決定部37およびパルス数計算部38が付加される点と、基本制御信号発生器33が基本制御信号発生器33aに変更された点であり、その他の点は図12に示すサブフィールド処理器3'と同様であるので、同一部分には同一符号を付し、以下詳細な説明を省略する。

図27に示す遅延時間/乗算係数LUT36は、乗算係数決定部37と接続され、実験データに基づく遅延時間Tdと乗算係数との関係をテーブル形式で記憶している。例えば、遅延時間Tdが100nsに対して乗算係数として1が記憶され、遅延時間Tdが200nsに対して乗算係数として431/439が記憶されている。

乗算係数決定部37は、遅延時間決定部32およびパルス数計算部38と接続され、遅延時間決定部32により決定された遅延時間Tdに応じて対応する乗算係数を遅延時間/乗算係数LUT36から読み出し、読み出した乗算係数をパルス数計算部38へ出力する。なお、乗算係数の決定は、上記のように実験データに基づく遅延時間Tdと乗算係数との関係をテーブル形式で記憶する例に特に限定されず、遅延時間Tdと乗算係数との関係を表す近似式から遅延時間に対応する乗算係数を求めるようにしてもよい。

パルス数計算部38は、基本制御信号発生器33aと接続され、乗算係数決定部37により決定された乗算係数を基準となる維持パルス数に乘算して調整した維持パルス数を基本制御信号発生器33aへ出力する。

基本制御信号発生器33aは、サステインドライバ6が調整された維持パルス数で維持パルスを出力するように、サステインドライバ駆動制御信号USとして制御信号S1~S4を出力する。

上記の構成により、サブフィールド処理器3bは、サブフィールド点灯率測定器8により測定された点灯率に応じて遅延時間Tdを変化させ、制御信号S1が

ハイレベルになるタイミングおよび制御信号 S3 がローレベルになるタイミングを制御するとともに、サステインドライバ 6 から出力される維持パルス数を制御する。

なお、スキャンドライバ 5 についても上記と同様にサブフィールド処理器 3 b により制御され、同様にサブフィールドごとの点灯率に応じてスキャン電極 1 2 に印加される維持パルスの波形および数が制御される。

本実施例では、サブフィールド処理器 3 b が制御回路に相当し、その他の点は第 2 の実施例と同様である。

図 17 に示すような特性を有する PDP を用い、例えば、点灯率が 25 ~ 45 % の場合に遅延時間 T_d を 100 ns に設定し、45 ~ 60 % の場合に遅延時間 T_d を 200 ns に設定すると、点灯率 45 % を境に輝度が 431 cd/m^2 から 439 cd/m^2 へ変化し、 8 cd/m^2 だけ輝度が増加する。

このような輝度変化を補正するため、サブフィールド処理器 3 b は、遅延時間の切り換えと同時に切り換え後の維持パルスのパルス数を $431/439$ 倍に補正する。例えば、維持パルス数が 100 パルスの場合、 $98 (= 100 \times 431/439)$ パルスに変更し、維持パルス数が 150 パルスの場合、 $147 (= 150 \times 431/439)$ パルスに変更する。

このようにパルス数を補正することにより、遅延時間の切り換え前後で輝度が等しくなり、視覚的な違和感を与えることなく、遅延時間すなわち維持パルスが再び立ち上がるタイミングを切り換えることができる。

また、上記のように切り換え前後で輝度が異なる場合、一度に大きく遅延時間を変化させずに、小刻みに遅延時間を切り換え、輝度が略連続するように変化させるようにしてもよい。

例えば、上記のように、点灯率が 25 ~ 45 % の場合に遅延時間 T_d を 100 ns に設定し、映像信号の連続性を利用し、その後点灯率が 1 % 増加することにより遅延時間 T_d を 10 ns だけ順次増加させ、点灯率が 55 % の場合に遅延時間が 200 ns となるようにしてもよい。この場合、遅延時間の切り換え前後の輝度の変化は、 $2.4 (= (455 - 431)/10) \text{ cd/m}^2$ と微小なものとなり、視覚的な違和感を与えることなく、遅延時間すなわち維持パルスが再び立ち上

がるタイミングを点灯率に応じて制御することができる。

次に、PDP 上のすべての放電セルが第 1 および第 2 の放電により点灯する完全点灯電圧と点灯率との関係について説明する。図 28 は、完全点灯電圧と点灯率との関係を示す図である。なお、図 28 では、42 インチの PDP を用いて遅延時間 T_d が 350 ns で回収コイル L のインダクタンス値が 0.36 μH の場合における完全点灯電圧 (V) と点灯率 (%) との関係を示し、黒丸は維持周期が 6 μs の場合を示し、黒四角は維持周期が 7 μs の場合を示し、黒菱形は維持周期が 8 μs の場合を示している。

図 28 に示すように、維持周期が長くなるに従い、完全点灯電圧が低下していくことがわかる。実用的な電圧、例えば 185 V で PDP を駆動する場合、維持周期が 6 μs の場合、点灯率が 80 % を越えると、PDP の放電セルに点灯しない放電セルが発生し、安定な維持放電を行うことができない。また、維持周期が 7 μs の場合、すべての点灯率に対してすべての放電セルを点灯させることができるが、PDP のばらつき等を考慮すると、十分なマージンを確保することができない。

一方、維持周期が 8 μs の場合、十分なマージンを確保しながら、すべての点灯率に対してすべての放電セルに第 1 および第 2 の放電を発生させ、安定に点灯させることができる。このように、点灯率に応じて維持周期を変化させることにより、第 1 および第 2 の放電を行う場合の維持放電の安定性を確保することができ、以下その実施例について説明する。

次に、本発明の第 6 の実施例によるプラズマディスプレイ装置について説明する。図 29 は、本発明の第 6 の実施例によるプラズマディスプレイ装置の構成を示すブロック図である。

図 29 に示すプラズマディスプレイ装置と図 11 に示すプラズマディスプレイ装置とで異なる点は、サブフィールド処理器 3' がサブフィールド処理器 3 c に変更された点であり、その他の点は図 11 に示すプラズマディスプレイ装置と同様であるので、同一部分には同一符号を付し、以下異なる部分についてのみ詳細に説明する。

図 29 に示すサブフィールド処理器 3 c は、図 11 に示すサブフィールド処理

器3'の通常の動作に加え、サブフィード点灯率測定器8から出力されるサブフィード点灯率信号SLに応じて維持周期を変化させるためのスキャンドライバ駆動制御信号CSおよびサステインドライバ駆動制御信号USを作製し、それぞれスキャンドライバ5およびサステインドライバ6へ出力する。

図30は、図29に示すサブフィード処理器3cの構成を示すブロック図である。図30に示すサブフィード処理器3cと図12に示すサブフィード処理器3'とで異なる点は、点灯率/維持周期LUT39および維持周期決定部40が付加されるとともに、基本制御信号発生器33が基本制御信号発生器33bに変更された点であり、その他の点は図12に示すサブフィード処理器3'と同様であるので、同一部分には同一符号を付し、以下詳細な説明を省略する。

図30に示す点灯率/維持周期LUT39は、維持周期決定部40と接続され、実験データに基づく点灯率と維持周期との関係をテーブル形式で記憶している。例えば、80%未満の点灯率に対して維持周期として6 μ sが記憶され、80%以上の点灯率に対して維持周期として8 μ sが記憶されている。

維持周期決定部40は、基本制御信号発生器33bと接続され、サブフィード点灯率測定器8から出力されるサブフィード点灯率信号SLに応じて対応する維持周期を点灯率/維持周期LUT39から読み出し、読み出した維持周期を基本制御信号発生器33bへ出力する。なお、維持周期の決定は、上記のように実験データに基づく点灯率と維持周期との関係をテーブル形式で記憶する例に限定されず、点灯率と維持周期との関係を表す近似式、例えば、60%以下の点灯率に対する維持周期を6 μ sに固定し、100%の点灯率に対する維持周期を8 μ sに固定し、点灯率が60%から100%までの間を一次式で近似して点灯率に対応する維持周期を求めるようにしてもよい。

基本制御信号発生器33bは、サステインドライバ6が維持周期決定部40により決定された維持周期で維持パルスを出力するように、サステインドライバ駆動制御信号USとして制御信号S1～S4を出力する。

上記の構成により、サブフィード処理器3cは、サブフィード点灯率測定器8により測定された点灯率に応じて遅延時間Tdを変化させ、制御信号S1がハイレベルになるタイミングおよび制御信号S3がローレベルになるタイミング

を制御するとともに、サステインドライバ6から出力される維持パルスの維持周期を制御する。

なお、スキャンドライバ5についても上記と同様にサブフィード処理器3cにより制御され、同様にサブフィードごとの点灯率に応じてスキャン電極12に印加される維持パルスの波形および周期が制御される。

本実施例では、サブフィード処理器3cが制御回路に相当し、その他の点は第2の実施例と同様である。

図31は、遅延時間Tdが350nsで維持周期が8 μ sの場合における図29に示すサステインドライバ6の維持期間の動作を示すタイミング図である。図31には、図3のノードN1の電圧、PDP7の放電強度LR、およびトランジスタQ1～Q4に入力される制御信号S1～S4が示される。

図31に示すように、遅延時間Tdが350nsで維持周期が8 μ sの場合、図16と同様に第1および第2の放電が連続して行われるが、維持周期が長くなっているため、第2の放電による壁電圧形成が十分に行われるようになるので半周期後の第1の放電および第2の放電がより確実なものになる。その結果、第2の放電は第1の放電のブライミング効果を十分に享受できるようになり、第2の放電が十分な強度すなわち第1の放電のピーク値より大きなピーク値を有するようになり、維持放電を安定して繰り返すことができる。

図32は、図29に示すブラズマディスプレイ装置において維持周期が6 μ sおよび8 μ sの場合の効率評価値と点灯率との関係を示す図である。なお、図中、白三角は維持周期が6 μ sの場合を示し、黒三角は維持周期が8 μ sの場合を示しており、遅延時間はともに350nsである。

図32に示すように、点灯率が80～100%の範囲で維持周期が8 μ sの場合の方が維持周期が6 μ sの場合よりも効率評価値が高くなっている。このように、点灯率が所定値以上になった場合、維持周期を長くすることにより同じ輝度を表示したときの消費電力を低減することができるとわかる。

図33は、図32に示す効率評価値と点灯率との関係を基にサブフィード処理器3cにより点灯率が80%以上になったときに維持周期を6 μ sから8 μ sへ切り換えた場合の効率評価値と点灯率との関係を示す図である。

図 3 3 に示す実線は、図 1 8 を用いて説明した点灯率に応じた遅延時間の制御のうち、最も消費電力を低減した場合の効率評価値と点灯率との関係、すなわち、点灯率が 0 ~ 2.5 % のとき遅延時間 T d を 0 n s に設定し、点灯率が 2.5 ~ 4.5 % のとき遅延時間 T d を 1.0 n s に設定し、点灯率が 4.5 ~ 6.0 % のとき遅延時間 T d を 2.0 n s に設定し、点灯率が 6.0 ~ 8.5 % のとき遅延時間 T d を 3.5 n s に設定し、点灯率が 8.5 ~ 10.0 % のとき遅延時間 T d を 2.0 n s に設定するとともに、すべての点灯率に対して維持周期を 6 μ s に設定した場合の効率評価値と点灯率との関係を示している。

次に、図 3 3 の一点鎖線で示す部分は、点灯率が 8.0 ~ 10.0 % のとき遅延時間 T d を 3.5 n s に変更するとともに、維持周期を 8 μ s に変更した場合の効率評価値と点灯率との関係を示している。すなわち、点灯率が所定値、例えば 8.0 % 以上の場合に維持周期を長くする場合を示している。この場合、点灯率が 8.0 ~ 10.0 % の範囲で効率評価値がさらに増加し、消費電力をより低減することができ。

次に、本発明の第 7 の実施例によるプラズマディスプレイ装置について説明する。図 3 4 は、本発明の第 7 の実施例によるプラズマディスプレイ装置の構成を示すブロック図である。

図 3 4 に示すプラズマディスプレイ装置と図 2 9 に示すプラズマディスプレイ装置とで異なる点は、サブフィールド処理器 3 c がサブフィールド処理器 3 d に変更された点であり、その他の点は図 2 9 に示すプラズマディスプレイ装置と同様であるので、同一部分には同一符号を付し、以下異なる部分についてのみ詳細に説明する。

図 3 4 に示すサブフィールド処理器 3 d は、図 2 9 に示すサブフィールド処理器 3 c の通常の動作に加え、維持周期を切り換えた場合に切り換え前後で輝度が等しくなるように維持パルスのパルス数を増減するためのスキャンドライバ駆動制御信号 C S およびサステインドライバ駆動制御信号 U S を作製し、それぞれスキャンドライバ 5 およびサステインドライバ 6 へ出力する。

図 3 5 は、図 3 4 に示すサブフィールド処理器 3 d の構成を示すブロック図である。図 3 5 に示すサブフィールド処理器 3 d と図 3 0 に示すサブフィールド処

理器 3 c とで異なる点は、維持周期／乗算係数 L U T 4 1、乗算係数決定部 4 2 およびパルス数計算部 4 3 が付加される点とともに、基本制御信号発生器 3 3 b が基本制御信号発生器 3 3 c に変更された点であり、その他の点は図 3 0 に示すサブフィールド処理器 3 c と同様であるので、同一部分には同一符号を付し、以下詳細な説明を省略する。

図 3 5 に示す維持周期／乗算係数 L U T 4 1 は、乗算係数決定部 4 2 と接続され、実験データに基づく維持周期と乗算係数との関係をテーブル形式で記憶している。例えば、維持周期が 6 μ s に対して乗算係数として 1 が記憶され、維持周期が 7 μ s に対して乗算係数として 1 / 1.006 が記憶され、維持周期が 8 μ s に対して乗算係数として 1 / 1.012 が記憶されている。

乗算係数決定部 4 2 は、維持周期決定部 4 0 およびパルス数計算部 4 3 と接続され、維持周期決定部 4 0 により決定された維持周期に応じて対応する乗算係数を維持周期／乗算係数 L U T 4 1 から読み出し、読み出した乗算係数をパルス数計算部 4 3 へ出力する。なお、乗算係数の決定は、上記のように実験データに基づく維持周期と乗算係数との関係をテーブル形式で記憶する例に特に限定されず、維持周期と乗算係数との関係を表す近似式から維持周期に対応する乗算係数を求めるようにしてもよい。

パルス数計算部 4 3 は、基本制御信号発生器 3 3 c と接続され、乗算係数決定部 4 2 により決定された乗算係数を基準となる維持パルス数に乘算して調整した維持パルス数を基本制御信号発生器 3 3 c へ出力する。

基本制御信号発生器 3 3 c は、サステインドライバ 6 が調整された維持パルス数で維持パルスを出力するように、サステインドライバ駆動制御信号 U S として制御信号 S 1 ~ S 4 を出力する。

上記の構成により、サブフィールド処理器 3 d は、サブフィールド点灯率測定器 8 により測定された点灯率に応じて遅延時間 T d および維持周期を制御するとともに、サステインドライバ 6 から出力される維持パルス数を制御する。

なお、スキャンドライバ 5 についても上記と同様にサブフィールド処理器 3 d により制御され、同様にサブフィールドごとの点灯率に応じてスキャン電極 1 2 に印加される維持パルスの波形、周期および数が制御される。

本実施例では、サブフィールド処理器 3 d が制御回路に相当し、その他の点は第 2 の実施例と同様である。

図 17 に示すような特性を有する PDP を用いた場合、例えば、維持周期が 1 μ s 長くなると、輝度が 0.6% 上昇する。このような輝度変化を補正するため、サブフィールド処理器 3 d は、維持周期の切り換えと同時に切り換え後の維持パルスのパルス数を補正する。例えば、維持周期が 6 μ s から 8 μ s へ切り換えられると、維持パルス数が 100 パルスの場合、99 ($\approx 100 - 100 \times 0.012$) パルスに変更し、維持パルス数が 150 パルスの場合、148 ($\approx 150 - 150 \times 0.012$) パルスに変更する。

このようにパルス数を補正することにより、維持周期の切り換え前後で輝度が等しくなり、視覚的な違和感を与えることなく、遅延時間 T d および維持周期を切り換えることができる。なお、上記の説明では、維持周期の切り換えを 1 回行う場合について説明したが、維持周期の切り換えを複数回行う場合も、各切り換え時に上記と同様の制御を行うことにより、同様の効果を得ることができる。

また、上記のように切り換え前後で輝度が異なる場合、一度に大きく周期を変化させずに、小刻みに周期を切り換え、輝度が略連続するように変化させるようにしてもよい。

例えば、点灯率 80% を境に 6 μ s から 8 μ s に切り換える代わりに、映像信号の連続性を利用して点灯率が 1% 増加することにより維持周期を 0.1 μ s だけ伸ばす制御を行うようにしてもよい。この場合、周期の切り換え前後の輝度の変化は 0.06 ($= 1.2 / 20$)% と微少なものとなり、視覚的な違和感を与えることなく、点灯率に応じて遅延時間 T d および維持周期を切り換えることができる。

次に、本発明の第 8 の実施例によるプラズマディスプレイ装置について説明する。図 36 は、本発明の第 8 の実施例によるプラズマディスプレイ装置の構成を示すブロック図である。

図 36 に示すプラズマディスプレイ装置と図 29 に示すプラズマディスプレイ装置とで異なる点は、サブフィールド処理器 3 c がサブフィールド処理器 3 e に変更された点であり、その他の点は図 29 に示すプラズマディスプレイ装置と同

様であるので、同一部分には同一符号を付し、以下異なる部分についてのみ詳細に説明する。

図 36 に示すサブフィールド処理器 3 e は、図 29 に示すサブフィールド処理器 3 c の通常の動作に加え、遅延時間 T d および維持周期を切り換えた場合に切り換え前後で輝度が等しくなるように、サブフィールドごとの点灯率に応じて同一サブフィールド内で遅延時間 T d および維持周期の異なる 2 種類の維持パルスの割合を変化させるためのスキャンドライバ駆動制御信号 C S およびサステインドライバ駆動制御信号 U S を作成し、それぞれスキャンドライバ 5 およびサステインドライバ 6 へ出力する。

図 37 は、図 36 に示すサブフィールド処理器 3 e の構成を示すブロック図である。図 37 に示すサブフィールド処理器 3 e と図 30 に示すサブフィールド処理器 3 c とで異なる点は、点灯率/変化パルス数 LUT 44、変化パルス数決定部 45 が付加されるとともに、遅延時間決定部 32、維持周期決定部 40 および基本制御信号発生器 33 b が遅延時間決定部 32 a、維持周期決定部 40 a および基本制御信号発生器 33 d に変更された点であり、その他の点は図 30 に示すサブフィールド処理器 3 c と同様であるので、同一部分には同一符号を付し、以下詳細な説明を省略する。

図 37 に示す点灯率/変化パルス数 LUT 44 は、変化パルス数決定部 45 と接続され、実験データに基づく点灯率と変化パルス数との関係をテーブル形式で記憶している。例えば、点灯率が 35~45% に対して、変化パルス数として、点灯率が 35% で 0 となり点灯率が 45% で 1 になり点灯率の増加に比例して増加する値、すなわち 0~1 が記憶され、同様に、点灯率が 55~65% に対して変化パルス数として 0~1 が記憶され、点灯率が 80~90% に対して変化パルス数として 0~1 が記憶され、その他の点灯率に対しては変化パルス数として 0 が記憶されている。

ここで、変化パルス数は、同一サブフィールド内において、最初に、第 1 の維持パルスを印加して放電セルを第 1 の放電状態で放電させ、その後に、第 1 の維持パルスと異なる第 2 の維持パルスを印加して放電セルを第 1 の放電状態と異なる第 2 の放電状態で放電させる場合において、同一サブフィールド内の維持パル

スの全印加回数に対する第2の維持パルスの印加回数の割合である。したがって、変化パルス数が0の場合、同一サブフィールド内において第1の維持パルスのみが印加され、変化パルス数の増加に応じて第2の維持パルスの印加回数が増加し、変化パルス数が1の場合、同一サブフィールド内において第2の維持パルスのみが印加される。

変化パルス数決定部32aは、遅延時間決定部32aおよび維持周期決定部40aと接続され、サブフィールド点灯率測定器8から出力されるサブフィールド点灯率信号SLに応じて対応する第1の維持パルス数から読み出し、読み出した変化パルス数を点灯率/変化パルス数LUT44から読み出し、読み出した変化パルス数を遅延時間決定部32aおよび維持周期決定部40aへ出力する。なお、変化パルス数の決定は、上記のように実験データに基づく点灯率と変化パルス数の関係をテーブル形式で記憶する例に限定されず、点灯率と変化パルス数との関係を表す近似式から点灯率に対応する変化パルス数を求めるようにしてもよい。

点灯率/遅延時間LUT31は、本実施例では、例えば、点灯率が0～35%に対して第1の遅延時間Td1として0nsが記憶され、点灯率が35～45%に対して第1の遅延時間Td1として0nsが記憶されるときに、第2の遅延時間Td2として200nsが記憶され、点灯率が45～55%に対して第1の遅延時間Td1として200nsが記憶され、点灯率が55～65%に対して第1の遅延時間Td1として200nsが記憶されるときに、第2の遅延時間Td2として350nsが記憶され、点灯率が65～80%に対して第1の遅延時間Td1として350nsが記憶され、点灯率が80～90%に対して第1の遅延時間Td1として350nsが記憶されるときに、第2の遅延時間Td2として200nsが記憶され、点灯率が90～100%に対して第1の遅延時間Td1として200nsが記憶されている。

ここで、第1の遅延時間Td1は、同一サブフィールド内において、最初に、第1の維持パルスを印加して放電セルを第1の放電状態で放電させ、その後に、第1の維持パルスと異なる第2の維持パルスを印加して放電セルを第1の放電状態と異なる第2の放電状態で放電させる場合において、第1の維持パルスの遅延時間Tdであり、第2の遅延時間Td2は、この場合の第2の維持パルスの遅延

時間Tdである。

なお、点灯率が0～35%、45～55%、65～80%および90～100%に対して第2の遅延時間Td2を記憶していないのは、これらの点灯率の場合、本実施例では、同一サブフィールド内において第1の維持パルスのみが印加され、第2の維持パルスは印加されず、第2の遅延時間Td2が不要になるためである。

遅延時間決定部32aは、遅延器34、35と接続され、サブフィールド点灯率測定器8から出力されるサブフィールド点灯率信号SLに応じて対応する第1および第2の遅延時間Td1、Td2を点灯率/遅延時間LUT31から読み出し、変化パルス数決定部45から出力される変化パルス数に応じて同一サブフィールド内において第1および第2の維持パルスが印加されるように、第1および第2の遅延時間Td1、Td2のうちの一方を遅延時間Tdとして遅延器34、35へ出力し、遅延時間Tdだけ遅延動作を行うように遅延器34、35を制御する。

具体的には、遅延時間決定部32aは、同一サブフィールドの維持期間において、変化パルス数が0の場合に維持期間の全ての維持パルスが第1の維持パルスになるように第1の遅延時間Td1を出力し、変化パルス数の増加に応じて第2の維持パルスの印加回数が増加するように第2の遅延時間Td2を出力し、例えば、変化パルス数が0、2の場合に維持期間の維持パルスの最初の80%が第1の維持パルスとなるように第1の遅延時間Td1を出力した後、残りの20%が第2の維持パルスとなるように第2の遅延時間Td2を出力し、最終的に、変化パルス数が1の場合に維持期間の全ての維持パルスが第2の維持パルスになるように第2の遅延時間Td2を出力する。したがって、同一サブフィールドの維持期間において、変化パルス数に応じた割合で遅延時間の異なる2種類の第1および第2の維持パルスを印加することができる。

点灯率/維持周期LUT39は、本実施例では、例えば、点灯率が0～35%に対して第1の維持周期として6μsが記憶され、点灯率が35～45%に対して第1の維持周期として6μsが記憶されるときに、第2の維持周期として7μsが記憶され、点灯率が45～55%に対して第1の維持周期として7μsが

記憶され、点灯率が55～65%に対して第1の維持周期として7 μ sが記憶される。点灯率が65～80%に対して第2の維持周期として8 μ sが記憶され、点灯率が80～90%に対して第1の維持周期として8 μ sが記憶され、点灯率が90～100%に対して第1の維持周期として7 μ sが記憶されている。

ここで、第1の維持周期は、同一サブフィールド内において、最初に、第1の維持パルスを印加して放電セルを第1の放電状態で放電させ、その後、第1の維持パルスと異なる第2の維持パルスを印加して放電セルを第1の放電状態と異なる第2の放電状態で放電させる場合において、第1の維持パルスの維持周期であり、第2の維持周期は、この場合の第2の維持パルスの維持周期である。

なお、点灯率が0～35%、45～55%、65～80%および90～100%に対して第2の維持周期を記憶していないのは、これらの点灯率の場合、本実施例では、同一サブフィールド内において第1の維持パルスのみが印加され、第2の維持パルスは印加されず、第2の維持周期が不要になるためである。

維持周期決定部40aは、基本制御信号発生器33dと接続され、サブフィールド点灯率決定器8から出力されるサブフィールド点灯率信号SLに応じて対応する第1および第2の維持周期を点灯率/維持周期LUT39から読み出し、変化パルス数決定部45から出力される変化パルス数に応じて同一サブフィールドにおいて第1および第2の維持パルスが印加されるように、第1および第2の維持周期のうちの一方を基本制御信号発生器33dへ出力する。

具体的には、維持周期決定部40aは、同一サブフィールドの維持期間において、変化パルス数が0の場合に維持期間の全ての維持パルスが第1の維持パルスになるように第1の維持周期を出力し、変化パルス数の増加に応じて第2の維持パルスの印加回数が増加するように第2の維持周期を出力し、例えば、変化パルス数が0、2の場合に維持期間の維持パルスの最初の80%が第1の維持パルスとなるように第1の維持周期を出力し、残りの20%が第2の維持パルスとなるように第2の維持周期を出力し、最終的に、変化パルス数が1の場合に維持期間の全ての維持パルスが第2の維持パルスになるように第2の維持周期を出力する。

したがって、同一サブフィールドの維持期間において、変化パルス数に応じた割合で維持周期の異なる2種類の第1および第2の維持パルスを印加することができる。

基本制御信号発生器33dは、サステインドライバ6が維持周期決定部40aにより決定された維持周期で維持パルスを出力するように、サステインドライバ駆動制御信号USとして制御信号S1～S4を出力する。

上記の構成により、サブフィールド処理器3eは、サブフィールド点灯率決定器8により測定された点灯率に応じて、維持パルスの遅延時間および維持周期を制御するとともに、変化パルス数に応じて同一サブフィールド内の第1の維持パルスの印加回数と第2の維持パルスの印加回数との割合を制御することができる。なお、各サブフィールドの維持期間の維持パルスの数は予め所定数に定められているため、必ずしも変化パルス数に応じた割合で第1および第2の維持パルスの印加回数を設定できない場合があるが、この場合は、変化パルス数に応じた割合に最も近い設定可能な印加回数が設定される。

なお、スキヤンドライバ5についても上記と同様にサブフィールド処理器3eにより制御され、同様にサブフィールドごとの点灯率に応じてスキヤン電極12に印加される維持パルスの遅延時間および維持周期が制御されるとともに、変化パルス数に応じて同一サブフィールド内の第1の維持パルスの印加回数と第2の維持パルスの印加回数との割合が制御される。

本実施例では、サブフィールド処理器3eが制御回路に相当し、その他の点は第2の実施例と同様である。

図17に示すような特性を有するPDPを用いた場合、上記の第4および第6の実施例で述べたように、遅延時間および維持周期の切り換えにより輝度が不連続となり、視聴者にはこの輝度の変化をフリッカーとして感じる場合がある。これは、サブフィールド内の全ての維持パルスの遅延時間および維持周期が同時に変化するためである。

本実施例では、上記の構成により、以下のようにして、サブフィールドごとの点灯率に応じて遅延時間および維持周期の異なる2種類の第1および第2の維持パルスの割合を同一サブフィールド内で変化させることにより、上記の輝度の大幅な変化を抑制する。

きな変化を抑制して、視聴者にフリッカーを感じさせないようにしている。

まず、点灯率が0～35%の場合、各サブフィールドにおいて遅延時間が0nsで維持周期が6μsの第1の維持パルスを増加する。すなわち、同一サブフィールドの維持期間において1回の放電を行う1種類の維持パルスのみを増加する。

一方、点灯率が45～55%の場合、各サブフィールドにおいて遅延時間が200nsで維持周期が7μsの第1の維持パルスを増加する。すなわち、同一サブフィールドの維持期間において第1および第2の放電を行う1種類の維持パルスのみを増加する。

ここで、点灯率が35～45%の場合、各サブフィールドにおいて遅延時間が0nsで維持周期が6μsの第1の維持パルス（点灯率が0～35%の場合の維持パルス）と遅延時間が200nsで維持周期が7μsの第2の維持パルス（点灯率が45～55%の場合の維持パルス）とを点灯率に応じた割合で増加する。すなわち、同一サブフィールドの維持期間において1回の放電を行う第1の維持パルスと第1および第2の放電を行う第2の維持パルスとを点灯率に応じた割合で増加する。

で増加する。

具体的には、点灯率が35%の場合、第1の維持パルスが100%で第2の維持パルスが0%の割合になるように維持パルスを増加する。点灯率が増加すると、点灯率の増加に応じて同一サブフィールドの維持期間における第1の維持パルスの印加回数を減少させるとともに第2の維持パルスの印加回数を増加させ、例えば、点灯率が37%の場合、維持期間の最初の80%が第1の維持パルスとなり残りの20%が第2の維持パルスになるように第1および第2の維持パルスの印加回数を制御する。最終的に、点灯率が45%の場合、第1の維持パルスが0%で第2の維持パルスが100%の割合になるように維持パルスを増加する。

このように、遅延時間および維持周期を切り換える際、同一サブフィールドにおいて切り換え前の維持パルスと切り換え後の維持パルスとの割合を点灯率に応じて徐々に変化させているので、同一サブフィールド内のすべての維持パルスが同時に切り換わることなく、1回の放電から第1および第2の放電に切り換わる際に輝度が連続的に変化し、フリッカーの発生を防止することができる。

次に、点灯率が55～80%の場合、各サブフィールドにおいて遅延時間が350nsで維持周期が8μsの第1の維持パルスを増加する。すなわち、同一サブフィールドの維持期間において第1および第2の放電を行う1種類の維持パルスのみを増加する。

ここで、点灯率が55～65%の場合、各サブフィールドにおいて遅延時間が200nsで維持周期が7μsの第1の維持パルス（点灯率が45～55%の場合の維持パルス）と遅延時間が350nsで維持周期が8μsの第2の維持パルス（点灯率が65～80%の場合の維持パルス）とを点灯率に応じた割合で増加する。すなわち、同一サブフィールドの維持期間において第1および第2の放電を行う第1の維持パルスと第1の維持パルスより遅延時間および維持周期の長い第1および第2の放電を行う第2の維持パルスとを点灯率に応じた割合で増加する。

具体的には、点灯率が55%の場合、第1の維持パルスが100%で第2の維持パルスが0%の割合になるように維持パルスを増加する。点灯率が増加すると、点灯率の増加に応じて同一サブフィールドの維持期間における第1の維持パルスの印加回数を減少させるとともに第2の維持パルスの印加回数を増加させ、例えば、点灯率が57%の場合、維持期間の最初の80%が第1の維持パルスとなり残りの20%が第2の維持パルスになるように第1および第2の維持パルスの印加回数を制御する。最終的に、点灯率が65%の場合、第1の維持パルスが0%で第2の維持パルスが100%の割合になるように維持パルスを増加する。

このように、遅延時間および維持周期を切り換える際、同一サブフィールドにおいて切り換え前の維持パルスと切り換え後の維持パルスとの割合を点灯率に応じて徐々に変化させているので、同一サブフィールド内のすべての維持パルスが同時に切り換わることなく、短い時間間隔の第1および第2の放電から長い時間間隔の第1および第2の放電に切り換わる際に輝度が連続的に変化し、フリッカーの発生を防止することができる。

最後に、点灯率が90～100%の場合、各サブフィールドにおいて遅延時間が200nsで維持周期が7μsの第1の維持パルスを増加する。すなわち、同一サブフィールドの維持期間において第1および第2の放電を行う1種類の維持

パルスのみを印加する。

ここで、点灯率が80～90%の場合、各サブフィールドにおいて遅延時間が350nsで維持周期が8μsの第1の維持パルス（点灯率が65～80%の場合の維持パルス）と遅延時間が200nsで維持周期が7μsの第2の維持パルス（点灯率が90～100%の場合の維持パルス）とを点灯率に応じた割合で印加する。すなわち、同一サブフィールドの維持期間において第1および第2の放電を行う第1の維持パルスと第1の維持パルスより遅延時間および維持周期の短い第1および第2の放電を行う第2の維持パルスとを点灯率に応じた割合で印加する。

具体的には、点灯率が80%の場合、第1の維持パルスが100%で第2の維持パルスが0%の割合になるように維持パルスを印加する。点灯率が増加すると、点灯率の増加に応じて同一サブフィールドの維持期間における第1の維持パルスの印加回数を減少させるとともに第2の維持パルスの印加回数を増加させ、例えば、点灯率が82%の場合、維持期間の最初の80%が第1の維持パルスとなり残りの20%が第2の維持パルスになるように第1および第2の維持パルスの印加回数を制御する。最終的に、点灯率が90%の場合、第1の維持パルスが0%で第2の維持パルスが100%の割合になるように維持パルスを印加する。

このように、遅延時間および維持周期を切り換える際、同一サブフィールドにおいて切り換え前の維持パルスと切り換え後の維持パルスとの割合を点灯率に応じて徐々に変化させているので、同一サブフィールド内のすべての維持パルスが同時に切り換わることなく、長い時間間隔の第1および第2の放電から短い時間間隔の第1および第2の放電に切り換わる際に輝度が連続的に変化し、フリッカーの発生を防止することができる。

図38は、図36に示すブラズマディスプレイ装置の効率評価値と点灯率との関係を示す図である。図38に示すように、本実施例では、上記のようにして、サブフィールドごとの点灯率に応じて遅延時間および維持周期を切り換えることにより、投入電力に対する発光効率を向上させ、消費電力を低減することができる。

また、本実施例では、遅延時間および維持周期の切り換え前後において、同一

サブフィールドにおいて切り換え前の維持パルスと切り換え後の維持パルスとの割合を点灯率に応じて変化させているので、異なる2種類の維持パルスの割合を徐々に変化させて輝度を連続的に変化させることができ、視覚的な違和感を与えることなく、遅延時間および維持周期を切り換えることができる。

なお、上記の説明では、遅延時間および維持周期の切り換えを3回行う場合について説明したが、遅延時間および維持周期の切り換えをその他の回数行う場合も、各切り換え時に上記と同様の制御を行うことにより、同様の効果を得ることができる。

また、上記の第1および第2の維持パルスの印加回数の制御は、全てのサブフィールドで行わずに、視聴者に対する視覚的影響が大きい重み付けの大きなサブフィールドにおいてのみ行うようにしてもよい。

また、本実施例では、遅延時間および維持周期とともに切り換えだが、遅延時間および維持周期の一方を切り換える場合に第1および第2の維持パルスの印加回数の制御を行うようにしてもよい。

次に、本発明の第9の実施例によるブラズマディスプレイ装置について説明する。図39は、本発明の第9の実施例によるブラズマディスプレイ装置の構成を示すブロック図である。

図39に示すブラズマディスプレイ装置と図11に示すブラズマディスプレイ装置とで異なる点は、サブフィールドごとの点灯率に応じてスキャンドライバ5bおよびサステインドライバ6bのインダクタンス値を変化させるインダクタンス制御回路15が付加された点であり、その他の点は図11に示すブラズマディスプレイ装置と同様であるので、同一部分には同一符号を付し、以下異なる部分についてのみ詳細に説明する。

図39に示すインダクタンス制御回路15は、サブフィールド点灯率測定器8から出力されるサブフィールド点灯率信号SLを受け、サブフィールドごとの点灯率に応じてLC共振に寄与するインダクタンス値を制御するためのインダクタンス制御信号LC、LUをスキャンドライバ5bおよびサステインドライバ6bへそれぞれ出力する。

図40は、図39に示すインダクタンス制御回路15の構成を示すブロック図

である。図40に示すインダクタンス制御回路15は、点灯率/インダクタンスLUT151およびインダクタンス決定部152を含む。

点灯率/インダクタンスLUT151は、インダクタンス決定部152と接続され、実験データに基づく点灯率とLC共振に寄与するインダクタンス値との関係をテーブル形式で記憶している。例えば、点灯率が65～100%に対してインダクタンス値として0.36μHが記憶され、点灯率が0～65%に対してインダクタンス値として0.6μHが記憶されている。

インダクタンス決定部152は、サブフィードバック点灯率測定器8から出力されるサブフィードバック点灯率信号SLに応じて対応するインダクタンス値を点灯率/インダクタンスLUT151から読み出し、読み出したインダクタンス値をインダクタンス制御信号LC、LUとしてスキャンドライバ5bおよびサステインドライバ6bへそれぞれ出力する。なお、インダクタンス値の決定は、上記のように実験データに基づく点灯率とインダクタンス値との関係をテーブル形式で記憶する例に特に限定されず、点灯率とインダクタンス値との関係を表す近似式から点灯率に対応するインダクタンス値を求めるようにしてもよい。

上記の構成により、インダクタンス制御回路15は、サブフィードバック点灯率測定器8により測定された点灯率に応じてスキャンドライバ5bおよびサステインドライバ6bのLC共振に寄与するインダクタンス値を制御する。

次に、図39に示すサステインドライバ6bについて詳細に説明する。図41は、図39に示すサステインドライバ6bの構成を示す回路図である。なお、本実施例のスキャンドライバ5bもサステインドライバ6bと同様に構成され、同様に動作するので、スキャンドライバ5bに関する詳細な説明を省略し、サステインドライバ6bについてのみ、以下詳細に説明する。

図41に示すサステインドライバ6bと図3に示すサステインドライバ6とで異なる点は、回収コイルLがインダクタンス制御信号LUに応じてインダクタンス値を変化させる可変インダクタンス部VLに変更された点であり、その他の点は図3に示すサステインドライバ6と同様であるので同一部分に同一符号を付し、以下異なる点についてのみ詳細に説明する。

図41に示す可変インダクタンス部VLは、ノードN2とノードN1との間に

接続され、インダクタンス制御回路15から出力されるインダクタンス制御信号LUに応じてインダクタンス値を変化させる。

本実施例では、スキャンドライバ5bおよびサステインドライバ6bが駆動回路、第1および第2の駆動回路ならびに最終駆動回路に相当し、可変インダクタンス部VL、回収コンデンサC1、トランジスタQ3およびダイオードD1が第1の駆動回路に相当し、インダクタンス制御回路15がインダクタンス制御回路に相当し、可変インダクタンス部VLがインダクタンス回路および可変インダクタンス回路に相当し、その他の点は第2の実施例と同様である。

図42は、図41に示す可変インダクタンス部VLの構成を示す回路図である。図42に示す可変インダクタンス部VLは、回収コイルLB、LS、トランジスタQLを含む。

回収コイルLBは、ノードN2とノードN1との間に接続され、回収コイルLSおよびトランジスタQLがノードN2とノードN1との間に直列に接続され、回収コイルLBと回収コイルLSとが並列に接続される。トランジスタQLのゲートにはインダクタンス制御信号LUが入力される。

ここで、回収コイルLBのインダクタンス値が0.6μHであり、回収コイルLSのインダクタンス値が0.9μHである場合、回収コイルLB、LSの合成インダクタンス値は0.36μHとなる。また、インダクタンス値が0.6μHの場合の各遅延時間における点灯率と効率評価値との関係は図43に示すようになり、インダクタンス値が0.36μHの場合の各遅延時間Tdにおける点灯率と効率評価値との関係は図17および図32（図32は、図17の遅延時間が350nsのものについて、一部の点灯率の範囲において周期を変化させた場合の関係）に示したものとなる。

なお、図43中、各記号が表わす遅延時間Tdは図17と同様であり、それらの点灯率における各遅延時間Tdの効率評価値は、図17に示した相対する点灯率の遅延時間が0nsの場合すなわちインダクタンス値が0.36μHでの相対する点灯率の遅延時間0nsの効率評価値を基準とし、この値で除算して正規化してある。この効率評価値が大きいきほ消費電力が小さくなることを示している。

図 4 3 と図 1 7 とを比較すると、インダクタンス値が大きい図 4 3 の方が消費電力がより低減されていることがわかる。したがって、上記の各実施例のように、遅延時間 T_d を制御するだけでなく LC 共振に寄与するインダクタンス値を変化させることで消費電力を低減できる。

図 4 4 は、図 4 3 に示す効率評価値と点灯率との関係を基にインダクタンス制御回路 1 5 により点灯率が 65 % 以上になったときにインダクタンス値を 0.6 μ H から 0.36 μ H へ切り換えた場合の効率評価値と点灯率との関係を示す図である。

図 4 4 に示す実線は、図 3 3 を用いて説明した点灯率に応じた維持周期の制御のうち、最も消費電力を低減した場合の効率評価値と点灯率との関係、すなわち点灯率が 0 ~ 25 % のとき遅延時間 T_d を 0 ns に設定し、点灯率が 25 ~ 45 % のとき遅延時間 T_d を 100 ns に設定し、点灯率が 45 ~ 60 % のとき遅延時間 T_d を 200 ns に設定し、点灯率が 60 ~ 100 % のとき遅延時間 T_d を 350 ns に設定するとともに、点灯率が 0 ~ 80 % のとき維持周期を 6 μ s に設定し、点灯率が 80 ~ 100 % のとき維持周期を 8 μ s に設定した場合の効率評価値と点灯率との関係を示している。

次に、図 4 4 の一点鎖線で示す部分は、インダクタンス値を 0.6 μ H に設定した上で、点灯率 0 ~ 30 % に対して遅延時間を 0 ns にし、点灯率 30 ~ 65 % に対して遅延時間を 200 ns にする場合の点灯率と効率評価値との関係を示している。インダクタンス値の制御としては、点灯率が 0 ~ 65 % の場合にインダクタンス値を 0.6 μ H、点灯率が 65 ~ 100 % の場合にインダクタンス値を 0.36 μ H に制御している。すなわち、点灯率が所定値、例えば 65 % 以上の場合にインダクタンス値を小さくする場合を示している。この場合、点灯率が 0 ~ 65 % の範囲に効率評価値がさらに増加し、消費電力をより低減することができる。

したがって、点灯率が 0 ~ 65 % の場合、インダクタンス制御回路 1 5 は、インダクタンス制御信号 L_U としてローレベルの信号を出力し、トランジスタ Q_L がオフされ、0.6 μ H のインダクタンス値を有するインダクタンス L_B のみが LC 共振に寄与する。また、点灯率が 65 ~ 100 % の場合、インダクタンス制

御回路 1 5 は、インダクタンス制御信号 L_U としてハイレベルの信号を出力し、トランジスタ Q_L がオンされ、0.36 μ H のインダクタンス値を有する回コイル L_S 、 L_B の合成インダクタンスが LC 共振に寄与する。

このように、本実施例では、維持パルスが再び増加するタイミングだけでなく、点灯率の増加に応じて維持パルスを立ち上げる LC 共振のインダクタンス値が小さくなるように制御している。より消費電力を低減した状態で放電を行うことができる。なお、上記の説明では、維持パルスが再び立ち上がるタイミングおよびインダクタンス値とともに制御したが、インダクタンス値のみを制御して消費電力を低減するようにしてもよい。

図 4 5 は、図 4 1 に示す可変インダクタンス部の他の例の構成を示す回路図である。図 4 5 に示す可変インダクタンス部は、回コイル $L_a \sim L_d$ 、トランジスタ $Q_a \sim Q_d$ を含む。

回コイル L_a およびトランジスタ Q_a は並列に接続され、以降同様に回コイル $L_b \sim L_d$ およびトランジスタ $Q_b \sim Q_d$ がそれぞれ並列に接続され、並列に接続された回コイルおよびトランジスタがノード N_2 とノード N_1 との間に直列に接続される。

ここで、回コイル L_a のインダクタンス値を L_0 とすると、回コイル L_b のインダクタンス値は $L_0/2$ に、回コイル L_c のインダクタンス値は $L_0/4$ に、回コイル L_d のインダクタンス値は $L_0/8$ にそれぞれ設定される。この場合、インダクタンス制御信号 L_U としてインダクタンス制御回路 1 5 から 4 つのインダクタンス制御信号 $L_{U1} \sim L_{U4}$ を出力し、トランジスタ $Q_a \sim Q_d$ のオン/オフを制御することにより、2 通りのインダクタンス値を設定することができる。したがって、本例の場合、点灯率に応じてより細かくインダクタンス値を変化させ、より最適な LC 共振の状態に設定することができ、消費電力をより低減することができる。

なお、回コイルおよびトランジスタの接続数は、上記の 4 つに特に限定されず、種々の接続数に変更可能である。また、可変インダクタンス部としては、上記の各例に特に限定されず、インダクタンス制御信号に応じてインダクタンス値を変化させるものであれば他の構成であってもよい。

なお、上記の各実施例では、ADS方式によるサブフィールド分割を例に説明したが、アドレス・サステイン同時駆動方式によるサブフィールド分割等であっても同時に点灯される放電セルの点灯率を検出することにより同様の効果を得ることができる。また、上記の各実施例では、投入電力に対する発光効率を向上させて消費電力を低減することについて説明したが、投入電力を低下させずに同じ消費電力で発光させる場合は、発光効率の向上により輝度を上昇させ、高輝度化を達成するようにしてもよい。

1. 複数の放電セルを選択的に放電させて画像を表示する表示装置であって、前記複数の放電セルを含む表示パネルと、前記表示パネル内の選択された放電セルに駆動パルスを印加して第1の放電を発生させる第1の駆動回路と、前記第1の放電により前記駆動パルスの電圧が減少して前記第1の放電が少くとも弱められた後に、前記駆動パルスの電圧を再び増加させることにより前記第1の放電に続けて第2の放電を発生させる第2の駆動回路とを備えることを特徴とする表示装置。
2. 前記第2の駆動回路は、前記第1の放電によるブライミング効果が得られる間に前記第2の放電を発生させることを特徴とする請求項1記載の表示装置。
3. 前記第1の放電のピークと前記第2の放電のピークとの間隔は、 100 ns 以上 550 ns 以下であることを特徴とする請求項1記載の表示装置。
4. 前記第2の駆動回路は、前記第1の放電が弱まって完全に終了した後に前記第2の放電を発生させることを特徴とする請求項1記載の表示装置。
5. 前記第1の放電のピークと前記第2の放電のピークとの間隔は、 300 ns 以上 550 ns 以下であることを特徴とする請求項1記載の表示装置。
6. 前記第2の放電のピーク強度は、前記第1の放電のピーク強度以上であることを特徴とする請求項1記載の表示装置。
7. 前記複数の放電セルは、容量性負荷を含み、前記第1の駆動回路は、一端が前記容量性負荷に接続される少なくとも一つのインダクタンス素子有

するインダクタンス回路と、

前記容量性負荷と前記インダクタンス素子とのLC共振により前記駆動パルスを出力する共振駆動回路とを含むことを特徴とする請求項1記載の表示装置。

8. 前記第1の駆動回路は、前記駆動パルスの電流供給源として前記表示パネル外に設けられた第1の容量性素子を含み、前記第1の容量性素子は、前記放電セルに蓄積された電荷を回収することを特徴とする請求項1記載の表示装置。

9. 前記第2の放電により前記駆動パルスの電圧が減少して前記第2の放電が少なくとも弱められた後に、前記駆動パルスの電圧を再び増加させることにより前記第2の放電に続けて第3の放電を発生させる第3の駆動回路をさらに備えることを特徴とする請求項1記載の表示装置。

10. 前記第3の駆動回路は、放電により前記駆動パルスの電圧が減少して放電が少なくとも弱められた後に前記駆動パルスの電圧を再び増加させる動作を繰り返して前記第2の放電に続けて複数回の放電を連続して発生させることを特徴とする請求項9記載の表示装置。

11. 前記第2の駆動回路は、

前記駆動パルスの電流供給源として前記表示パネル外に設けられた第2の容量性素子と、

前記第2の容量性素子を所定の電圧に充電するための電圧源とを含むことを特徴とする請求項9記載の表示装置。

12. 前記駆動パルスは、第1の電位から第2の電位へ遷移し、前記第1の電位から前記第2の電位へ遷移する間に少なくとも1回極大値および極小値をとる駆動パルスを含み、

最後の極値から前記第2の電位への遷移速度が第1の電位から直後の極値への遷移速度およびその後の極値から直後の極値への遷移速度よりも遅くなるように

前記駆動パルスを駆動する最終駆動回路をさらに備えることを特徴とする請求項1記載の表示装置。

13. 前記最終駆動回路は、

一端に前記第2の電位を受ける電界効果型トランジスタと、

前記電界効果型トランジスタのゲートに入力される制御信号の電流を制限する電流制限回路とを含むことを特徴とする請求項12記載の表示装置。

14. 複数の放電セルを選択的に放電させて画像を表示する表示装置であって、

前記複数の放電セルを含む表示パネルと、

前記表示パネル内の選択された放電セルに駆動パルスを印加して第1の放電を発生させた後に第2の放電を発生させる駆動回路と、

前記複数の放電セルのうち同時に点灯させる放電セルの点灯率を検出する検出回路と、

前記検出回路により検出された点灯率に応じて前記駆動パルスを変化させるように前記駆動回路を制御する制御回路とを備えることを特徴とする表示装置。

15. 1フィールドを複数のサブフィールドに分割してサブフィールドごとに選択された放電セルを放電させて階調表示を行うために、1フィールドの画像データを各サブフィールドの画像データに変換する変換回路をさらに備え、

前記検出回路は、サブフィールドごとの点灯率を検出するサブフィールド点灯率検出回路を含み、

前記制御回路は、前記サブフィールド点灯率検出回路により検出されたサブフィールドごとの点灯率に応じて前記駆動パルスを変化させるように前記駆動回路を制御することを特徴とする請求項14記載の表示装置。

16. 前記駆動回路は、

前記駆動パルスの電圧を増加させて前記第1の放電を発生させる第1の駆動回路と、

前記駆動パルスの電圧を再び増加させることにより前記第1の放電が発生させた後に前記第2の放電が発生させる第2の駆動回路とを含み、

前記制御回路は、前記検出回路により検出された点灯率に応じて前記駆動パルスを変化させるように前記第2の駆動回路を制御することを特徴とする請求項1 4記載の表示装置。

17. 前記第2の駆動回路は、前記第1の放電により前記駆動パルスの電圧が減少して前記第1の放電が少なくとも弱められた後に、前記駆動パルスの電圧を再び増加させることにより前記第1の放電に続けて前記第2の放電が発生させることを特徴とする請求項1 6記載の表示装置。

18. 前記制御回路は、前記検出回路により検出された点灯率に応じて前記第2の駆動回路が前記駆動パルスの電圧を再び増加させるタイミングを変化させることを特徴とする請求項1 6記載の表示装置。

19. 前記制御回路は、前記検出回路により検出された点灯率がいほど前記第2の駆動回路が前記駆動パルスの電圧を再び増加させるタイミングを遅くすることを特徴とする請求項1 6記載の表示装置。

20. 前記制御回路は、前記検出回路により検出された点灯率が所定値以上になった場合、前記第1の放電に続いて前記第2の放電が発生するように前記第2の駆動回路を制御することを特徴とする請求項1 6記載の表示装置。

21. 前記制御回路は、前記検出回路により検出された点灯率の増加に応じて前記駆動パルスの電圧を再び増加させるタイミングを遅くし、さらに点灯率が増加して所定値以上になった場合に前記駆動パルスの電圧を再び増加させるタイミングを早くするように前記第2の駆動回路を制御することを特徴とする請求項1 6記載の表示装置。

22. 前記制御回路は、前記検出回路により検出された点灯率が所定値以上になった場合、前記第2の駆動回路が前記駆動パルスの電圧を再び増加させるタイミングを切り換えるとともに、前記駆動パルスの電圧を再び増加させるタイミングの切り換え前後で輝度が略等しくなるように前記表示パネル内の選択された放電セルに印加される駆動パルスのパルス数を変化させるように前記駆動回路を制御することを特徴とする請求項1 6記載の表示装置。

23. 前記制御回路は、前記検出回路により検出された点灯率がいほど前記駆動パルスの周期を長くするように前記駆動回路を制御することを特徴とする請求項1 4記載の表示装置。

24. 前記制御回路は、前記検出回路により検出された点灯率が所定値以上になった場合、前記駆動パルスの周期を切り換えるとともに、前記駆動パルスの周期の切り換え前後で輝度が略等しくなるように前記表示パネル内の選択された放電セルに印加される駆動パルスのパルス数を変化させるように前記駆動回路を制御することを特徴とする請求項1 4記載の表示装置。

25. 前記駆動回路は、同一サブフィールド内において、1パルスの印加により1回の放電が発生させる第1の駆動パルスと、前記第1の放電が発生させた後に前記第2の放電が発生させる第2の駆動パルスとの少なくとも一方を印加し、前記制御回路は、前記サブフィールド点灯率検出回路により検出されたサブフィールドごとの点灯率に応じて前記第1の駆動パルスの印加回数と前記第2の駆動パルスの印加回数との割合を変化させるように前記駆動回路を制御することを特徴とする請求項1 5記載の表示装置。

26. 前記駆動回路は、同一サブフィールド内において、第1の時間間隔で前記第1および第2の放電が発生させる第1の駆動パルスと、前記第1の時間間隔より長い第2の時間間隔で前記第1および第2の放電が発生させる第2の駆動パルスとの少なくとも一方を印加し、

前記制御回路は、前記サブフィード点灯率検出回路により検出されたサブフィードごとの点灯率に応じて前記第1の駆動パルスの印加回数と前記第2の駆動パルスの印加回数との割合を変化させるように前記駆動回路を制御することを特徴とする請求項15記載の表示装置。

27. 前記第2の駆動パルスの周期は、前記第1の駆動パルスの周期より長いことを特徴とする請求項26記載の表示装置。

28. 前記制御回路は、前記サブフィード点灯率検出回路により検出されたサブフィードごとの点灯率が大きいほど前記第1の駆動パルスの印加回数に対する前記第2の駆動パルスの印加回数の割合が大きくなるように前記駆動回路を制御することを特徴とする請求項26記載の表示装置。

29. 前記制御回路は、前記サブフィード点灯率検出回路により検出されたサブフィードごとの点灯率の増加に応じて前記第1の駆動パルスの印加回数に対する前記第2の駆動パルスの印加回数の割合を大きくし、さらに点灯率が増加して所定値以上になった場合に点灯率の増加に応じて前記第1の駆動パルスの印加回数に対する前記第2の駆動パルスの印加回数の割合を小さくするように前記駆動回路を制御することを特徴とする請求項26記載の表示装置。

30. 前記第1の駆動回路は、前記駆動パルスの電流供給源として前記表示パネル外に設けられた第1の容量性素子を含むことを特徴とする請求項16記載の表示装置。

31. 前記第1の容量性素子は、前記放電セルに蓄積された電荷を回収することを特徴とする請求項30記載の表示装置。

32. 前記複数の放電セルは、容量性負荷を含み、
前記第1の駆動回路は、

一端が前記容量性負荷に接続される少なくとも一つのインダクタンス素子を含むインダクタンス回路と、

前記容量性負荷と前記インダクタンス素子とのLC共振により前記駆動パルスを出力する共振駆動回路とを含むことを特徴とする請求項16記載の表示装置。

33. 前記インダクタンス回路は、インダクタンス値を変化させることができる可変インダクタンス回路を含み、

前記検出回路により検出された点灯率に応じて前記可変インダクタンス回路のインダクタンス値を変化させるインダクタンス制御回路をさらに備えることを特徴とする請求項32記載の表示装置。

34. 前記駆動回路は、前記第2の放電により前記駆動パルスの電圧が減少して前記第2の放電が少なくとも弱められた後に、前記駆動パルスの電圧を再び増加させることにより前記第2の放電に続けて第3の放電を発生させる第3の駆動回路をさらに含み、

前記制御回路は、前記検出回路により検出された点灯率に応じて前記駆動パルスを変化させるように前記第3の駆動回路を制御することを特徴とする請求項16記載の表示装置。

35. 前記第3の駆動回路は、放電により前記駆動パルスの電圧が減少して放電が少なくとも弱められた後に前記駆動パルスの電圧を再び増加させる動作を繰り返して前記第2の放電に続けて複数の放電を連続して発生させ、

前記制御回路は、前記検出回路により検出された点灯率に応じて前記駆動パルスを変化させるように前記第3の駆動回路を制御することを特徴とする請求項34記載の表示装置。

36. 前記第2の駆動回路は、

前記駆動パルスの電流供給源として前記表示パネル外に設けられた第2の容量性素子と、

前記第2の容量性素子を所定の電圧に充電するための電圧源とを含むことを特徴とする請求項34記載の表示装置。

37. 前記電圧源は、出力電圧を変化させることができる可変電圧源を含み、前記検出回路により検出された点灯率が大いほど前記第2の容量性素子の充電電圧が小さくなるように前記可変電圧源の出力電圧を制御する電圧制御回路をさらに備えることを特徴とする請求項36記載の表示装置。

38. 前記電圧源は、出力電圧を変化させることができる可変電圧源を含み、前記第1の放電により変化した前記駆動パルスの電位を検出する電位検出回路と、

前記電位検出回路により検出された電位の変化量が大いほど前記第2の容量性素子の充電電圧が小さくなるように前記可変電圧源の出力電圧を制御する電圧制御回路とをさらに備えることを特徴とする請求項36記載の表示装置。

39. 複数の放電セルを選択的に放電させて画像を表示する表示装置の駆動方法であって、

選択された放電セルに駆動パルスを印加して第1の放電を発生させるステップと、

前記第1の放電により前記駆動パルスの電圧が減少して前記第1の放電が少なくなるとも弱められた後に、前記駆動パルスの電圧を再び増加させることにより前記第1の放電に続けて第2の放電を発生させるステップとを含むことを特徴とする表示装置の駆動方法。

40. 前記第2の放電により前記駆動パルスの電圧が減少して前記第2の放電が少なくなるとも弱められた後に、前記駆動パルスの電圧を再び増加させることにより前記第2の放電に続けて第3の放電を発生させるステップをさらに含むことを特徴とする請求項39記載の表示装置の駆動方法。

41. 前記第3の放電を発生させるステップは、放電により前記駆動パルスの電圧が減少して放電が少なくなるとも弱められた後に前記駆動パルスの電圧を再び増加させる動作を繰り返して前記第2の放電に続けて複数回の放電を連続して発生させるステップを含むことを特徴とする請求項40記載の表示装置の駆動方法。

42. 前記駆動パルスは、第1の電位から第2の電位へ遷移し、前記第1の電位から前記第2の電位へ遷移する間に少なくとも1回極大値および極小値をとる駆動パルスを含み、

最後の極大値から前記第2の電位への遷移速度が前記第1の電位から直後の極大値の遷移速度およびその後の極大値から直後の極大値への遷移速度よりも遅くなるように前記駆動パルスを駆動するステップを含むことを特徴とする請求項39記載の表示装置の駆動方法。

43. 複数の放電セルを選択的に放電させて画像を表示する表示装置の駆動方法であって、

前記複数の放電セルのうち同時に点灯させる放電セルの点灯率を検出するステップと、

前記検出ステップにより検出された点灯率に応じて前記駆動パルスを変化させて選択された放電セルに印加し、第1の放電を発生させた後に第2の放電を発生させるステップとを含むことを特徴とする表示装置の駆動方法。

44. 前記第1および第2の放電を発生させるステップは、

選択された放電セルに印加する駆動パルスの電圧を増加させて第1の放電を発生させるステップと、

前記駆動パルスの電圧を再び増加させることにより前記第1の放電を発生させた後に前記第2の放電を発生させるとともに、前記検出ステップにより検出された点灯率に応じて前記駆動パルスを変化させるステップとを含むことを特徴とする請求項43記載の表示装置の駆動方法。

45. 前記第2の放電が発生させるステップは、前記第1の放電により前記駆動パルスの電圧が減少して前記第1の放電が少なくとも弱められた後に、前記駆動パルスの電圧を再び増加させることにより前記第1の放電に続けて第2の放電が発生させるとともに、前記検出ステップにより検出された点灯率に応じて前記駆動パルスの電圧を増加させるタイミングを変化させるステップを含むことを特徴とする請求項44記載の表示装置の駆動方法。

補正書の請求の範囲

〔2001年3月27日(27.03.01)国際事務局受理：出願当初の請求の範囲4は取り下げられた；出願当初の請求の範囲1、9、10、16-19、21、22、34、35、39-41、44及び45は補正された；他の請求の範囲は変更なし。(9頁)〕

1. (補正後) 複数の放電セルを選択的に放電させて画像を表示する表示装置であって、

前記複数の放電セルを含む表示パネルと、

前記表示パネル内の選択された放電セルに駆動パルスを印加して第1の放電が発生させる第1の駆動回路と、

前記第1の放電により前記駆動パルスの電圧が減少した後に、前記駆動パルスの電圧を増加させることにより前記第1の放電に続けて第2の放電が発生させる第2の駆動回路とを備えることを特徴とする表示装置。

2. 前記第2の駆動回路は、前記第1の放電によるブライミング効果が得られる間に前記第2の放電が発生させることを特徴とする請求項1記載の表示装置。

3. 前記第1の放電のピークと前記第2の放電のピークとの間隔は、100ns以上550ns以下であることを特徴とする請求項1記載の表示装置。

4. (削除)

5. 前記第1の放電のピークと前記第2の放電のピークとの間隔は、300ns以上550ns以下であることを特徴とする請求項1記載の表示装置。

6. 前記第2の放電のピーク強度は、前記第1の放電のピーク強度以上であることを特徴とする請求項1記載の表示装置。

7. 前記複数の放電セルは、容量性負荷を含み、

前記第1の駆動回路は、

一端が前記容量性負荷に接続される少なくとも一つのインダクタンス素子を有するインダクタンス回路と、

前記容量性負荷と前記インダクタンス素子とのLC共振により前記駆動パルスを出力する共振駆動回路とを含むことを特徴とする請求項1記載の表示装置。

8. 前記第1の駆動回路は、前記駆動パルスの電流供給源として前記表示パネル外に設けられた第1の容量性素子を含み、前記第1の容量性素子は、前記放電セルに蓄積された電荷を回収することを特徴とする請求項1記載の表示装置。

9. (補正後) 前記第2の放電により前記駆動パルスの電圧が減少した後に、前記駆動パルスの電圧を増加させることにより前記第2の放電に続けて第3の放電を発生させる第3の駆動回路をさらに備えることを特徴とする請求項1記載の表示装置。

10. (補正後) 前記第3の駆動回路は、放電により前記駆動パルスの電圧が減少した後に、前記駆動パルスの電圧を増加させる動作を繰り返して前記第2の放電に続けて複数回の放電を連続して発生させることを特徴とする請求項9記載の表示装置。

11. 前記第2の駆動回路は、

前記駆動パルスの電流供給源として前記表示パネル外に設けられた第2の容量性素子と、

前記第2の容量性素子を所定の電圧に充電するための電圧源とを含むことを特徴とする請求項9記載の表示装置。

12. 前記駆動パルスは、第1の電位から第2の電位へ遷移し、前記第1の電位から前記第2の電位へ遷移する間に少なくとも1回極大値および極小値をとる駆動パルスを含み、

最後の極値から前記第2の電位への遷移速度が第1の電位から直後の極値への遷移速度およびその後の極値から直後の極値への遷移速度よりも遅くなるように前記駆動パルスを駆動する最終駆動回路をさらに備えることを特徴とする請求項

1 記載の表示装置。

13. 前記最終駆動回路は、

一端に前記第2の電位を受ける電界効果型トランジスタと、前記電界効果型トランジスタのゲートに入力される制御信号の電流を制限する電流制限回路とを含むことを特徴とする請求項12記載の表示装置。

14. 複数の放電セルを選択的に放電させて画像を表示する表示装置であって、前記複数の放電セルを含む表示パネルと、

前記表示パネル内の選択された放電セルに駆動パルスを印加して第1の放電を発生させた後に第2の放電を発生させる駆動回路と、

前記複数の放電セルのうち同時に点灯させる放電セルの点灯率を検出する検出回路と、

前記検出回路により検出された点灯率に応じて前記駆動パルスを変化させるように前記駆動回路を制御する制御回路とを備えることを特徴とする表示装置。

15. 1フィールドを複数のサブフィールドに分割してサブフィールドごとに選択された放電セルを放電させて階調表示を行うために、1フィールドの画像データを各サブフィールドの画像データに変換する変換回路をさらに備え、

前記検出回路は、サブフィールドごとの点灯率を検出するサブフィールド点灯率検出回路を含み、

前記制御回路は、前記サブフィールド点灯率検出回路により検出されたサブフィールドごとの点灯率に応じて前記駆動パルスを変化させるように前記駆動回路を制御することを特徴とする請求項14記載の表示装置。

16. (補正後) 前記駆動回路は、

前記駆動パルスの電圧を増加させて前記第1の放電を発生させる第1の駆動回路と、

前記駆動パルスの電圧を増加させることにより前記第1の放電を発生させた後

に前記第2の放電が発生させる第2の駆動回路とを含み、

前記制御回路は、前記検出回路により検出された点灯率に応じて前記駆動パルスを変化させるように前記第2の駆動回路を制御することを特徴とする請求項14記載の表示装置。

17. (補正後) 前記第2の駆動回路は、前記第1の放電により前記駆動パルスの電圧が減少した後に、前記駆動パルスの電圧を増加させることにより前記第1の放電に続いて前記第2の放電が発生させることを特徴とする請求項16記載の表示装置。

18. (補正後) 前記制御回路は、前記検出回路により検出された点灯率に応じて前記第2の駆動回路が前記駆動パルスの電圧を増加させるタイミングを変化させることを特徴とする請求項16記載の表示装置。

19. (補正後) 前記制御回路は、前記検出回路により検出された点灯率が大きいほど前記第2の駆動回路が前記駆動パルスの電圧を増加させるタイミングを遅くすることを特徴とする請求項16記載の表示装置。

20. 前記制御回路は、前記検出回路により検出された点灯率が所定値以上になった場合、前記第1の放電に続いて前記第2の放電が発生するように前記第2の駆動回路を制御することを特徴とする請求項16記載の表示装置。

21. (補正後) 前記制御回路は、前記検出回路により検出された点灯率の増加に応じて前記駆動パルスの電圧を増加させるタイミングを遅くし、さらに点灯率が増加して所定値以上になった場合に前記駆動パルスの電圧を増加させるタイミングを早くするように前記第2の駆動回路を制御することを特徴とする請求項16記載の表示装置。

22. (補正後) 前記制御回路は、前記検出回路により検出された点灯率が所定

値以上になった場合、前記第2の駆動回路が前記駆動パルスの電圧を増加させるタイミングを切り換えるとともに、前記駆動パルスの電圧を増加させるタイミングの切り換え前後で輝度が略等しくなるように前記表示パネル内の選択された放電セルに印加される駆動パルスのパルス数を変化させるように前記駆動回路を制御することを特徴とする請求項16記載の表示装置。

23. 前記制御回路は、前記検出回路により検出された点灯率が大きいほど前記駆動パルスの周期を長くするように前記駆動回路を制御することを特徴とする請求項14記載の表示装置。

24. 前記制御回路は、前記検出回路により検出された点灯率が所定値以上になった場合、前記駆動パルスの周期を切り換えるとともに、前記駆動パルスの周期の切り換え前後で輝度が略等しくなるように前記表示パネル内の選択された放電セルに印加される駆動パルスのパルス数を変化させるように前記駆動回路を制御することを特徴とする請求項14記載の表示装置。

25. 前記駆動回路は、同一サブフィールド内において、1パルスの印加により1回の放電が発生させる第1の駆動パルスと、前記第1の放電が発生させた後に前記第2の放電が発生させる第2の駆動パルスとの少なくとも一方を印加し、前記制御回路は、前記サブフィールド点灯率検出回路により検出されたサブフィールドごとの点灯率に応じて前記第1の駆動パルスの印加回数と前記第2の駆動パルスの印加回数との割合を変化させるように前記駆動回路を制御することを特徴とする請求項15記載の表示装置。

26. 前記駆動回路は、同一サブフィールド内において、第1の時間間隔で前記第1および第2の放電が発生させる第1の駆動パルスと、前記第1の時間間隔より長い第2の時間間隔で前記第1および第2の放電が発生させる第2の駆動パルスの少なくとも一方を印加し、

一端が前記容量性負荷に接続される少なくとも一つのインダクタンス素子を有するインダクタンス回路と、

前記容量性負荷と前記インダクタンス素子とのLC共振により前記駆動パルスを出力する共振駆動回路とを含むことを特徴とする請求項16記載の表示装置。

33. 前記インダクタンス回路は、インダクタンス値を変化させることができる可変インダクタンス回路を含み、

前記検出回路により検出された点灯率に応じて前記可変インダクタンス回路のインダクタンス値を変化させるインダクタンス制御回路をさらに備えることを特徴とする請求項32記載の表示装置。

34. (補正後) 前記駆動回路は、前記第2の放電により前記駆動パルスの電圧が減少した後に、前記駆動パルスの電圧を増加させることにより前記第2の放電に続けて第3の放電を発生させる第3の駆動回路をさらに含み、

前記制御回路は、前記検出回路により検出された点灯率に応じて前記駆動パルスを変化させるように前記第3の駆動回路を制御することを特徴とする請求項16記載の表示装置。

35. (補正後) 前記第3の駆動回路は、放電により前記駆動パルスの電圧が減少した後に、前記駆動パルスの電圧を増加させる動作を繰り返して前記第2の放電に続けて複数回の放電を連続して発生させ、

前記制御回路は、前記検出回路により検出された点灯率に応じて前記駆動パルスを変化させるように前記第3の駆動回路を制御することを特徴とする請求項34記載の表示装置。

36. 前記第2の駆動回路は、

前記駆動パルスの電流供給源として前記表示パネル外に設けられた第2の容量性素子と、

前記第2の容量性素子を所定の電圧に充電するための電圧源とを含むことを特

徴とする請求項34記載の表示装置。

37. 前記電圧源は、出力電圧を変化させることができる可変電圧源を含み、前記検出回路により検出された点灯率が大いほど前記第2の容量性素子の充電電圧が小さくなるように前記可変電圧源の出力電圧を制御する電圧制御回路をさらに備えることを特徴とする請求項36記載の表示装置。

38. 前記電圧源は、出力電圧を変化させることができる可変電圧源を含み、前記第1の放電により変化した前記駆動パルスの電位を検出する電位検出回路と、

前記電位検出回路により検出された電位の変化量が大いほど前記第2の容量性素子の充電電圧が小さくなるように前記可変電圧源の出力電圧を制御する電圧制御回路とをさらに備えることを特徴とする請求項36記載の表示装置。

39. (補正後) 複数の放電セルを選択的に放電させて画像を表示する表示装置の駆動方法であって、

選択された放電セルに駆動パルスを印加して第1の放電を発生させるステップと、

前記第1の放電により前記駆動パルスの電圧が減少した後に、前記駆動パルスの電圧を増加させることにより前記第1の放電に続けて第2の放電を発生させるステップとを含むことを特徴とする表示装置の駆動方法。

40. (補正後) 前記第2の放電により前記駆動パルスの電圧が減少した後に、前記駆動パルスの電圧を増加させることにより前記第2の放電に続けて第3の放電を発生させるステップをさらに含むことを特徴とする請求項39記載の表示装置の駆動方法。

41. (補正後) 前記第3の放電を発生させるステップは、放電により前記駆動パルスの電圧が減少した後に、前記駆動パルスの電圧を増加させる動作を繰り返

して前記第2の放電に続けて複数回の放電を連続して発生させるステップを含むことを特徴とする請求項40記載の表示装置の駆動方法。

42. 前記駆動パルスは、第1の電位から第2の電位へ遷移し、前記第1の電位から前記第2の電位へ遷移する間に少なくとも1回極大値および極小値をとる駆動パルスを含み、

最後の極大値から前記第2の電位への遷移速度が前記第1の電位から直後の極大値への遷移速度およびその後の極大値から直後の極大値への遷移速度よりも速くなるように前記駆動パルスを駆動するステップを含むことを特徴とする請求項39記載の表示装置の駆動方法。

43. 複数の放電セルを選択的に放電させて画像を表示する表示装置の駆動方法であって、

前記複数の放電セルのうち同時に点灯させる放電セルの点灯率を検出するステップと、

前記検出ステップにより検出された点灯率に応じて前記駆動パルスを変化させて選択された放電セルに印加し、第1の放電を発生させた後に第2の放電を発生させるステップとを含むことを特徴とする表示装置の駆動方法。

44. (補正後) 前記第1および第2の放電を発生させるステップは、

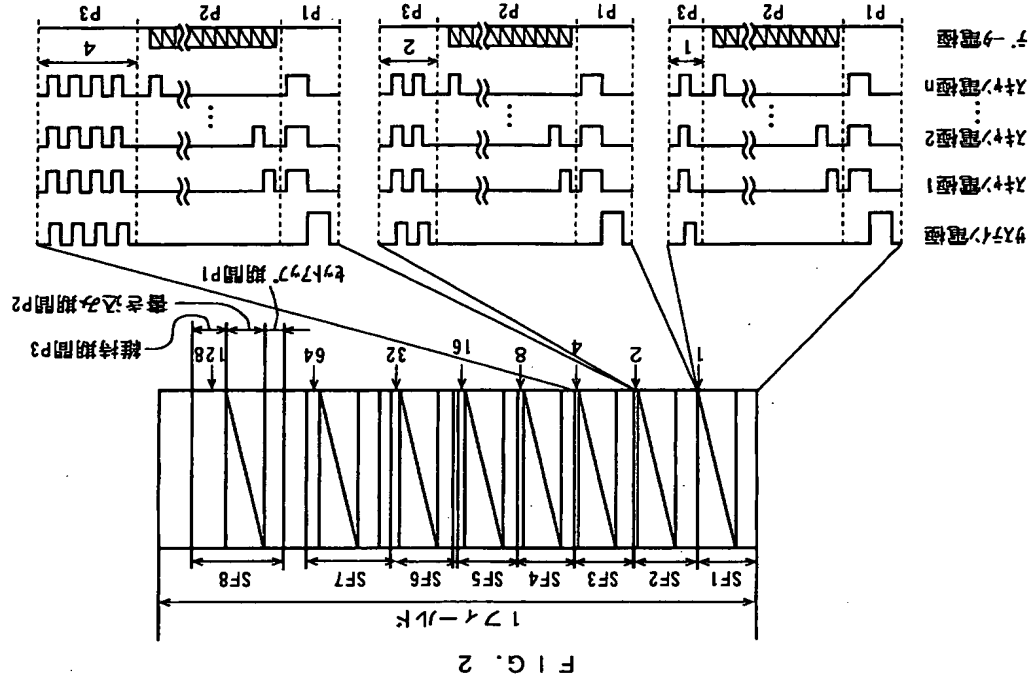
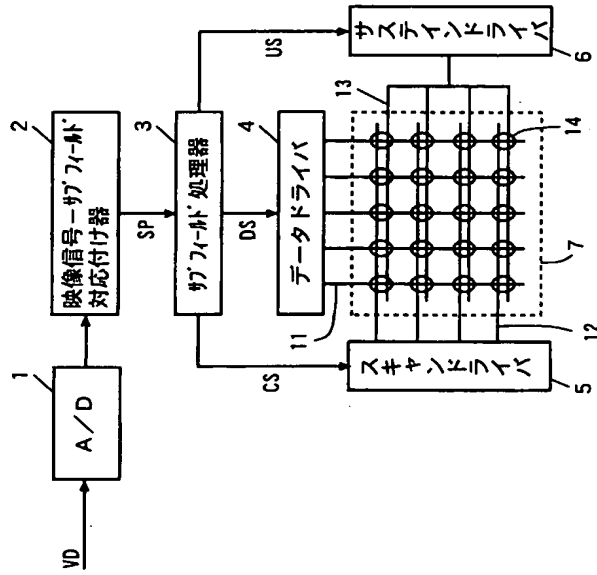
選択された放電セルに印加する駆動パルスの電圧を増加させて第1の放電を発生させるステップと、

前記駆動パルスの電圧を増加させることにより前記第1の放電を発生させた後に前記第2の放電を発生させるとともに、前記検出ステップにより検出された点灯率に応じて前記駆動パルスを変化させるステップとを含むことを特徴とする請求項43記載の表示装置の駆動方法。

45. (補正後) 前記第2の放電を発生させるステップは、前記第1の放電により前記駆動パルスの電圧が減少した後に、前記駆動パルスの電圧を増加させるこ

とにより前記第1の放電に続けて第2の放電を発生させるとともに、前記検出ステップにより検出された点灯率に応じて前記駆動パルスの電圧を増加させるタイミングを変化させるステップを含むことを特徴とする請求項44記載の表示装置の駆動方法。

FIG. 1



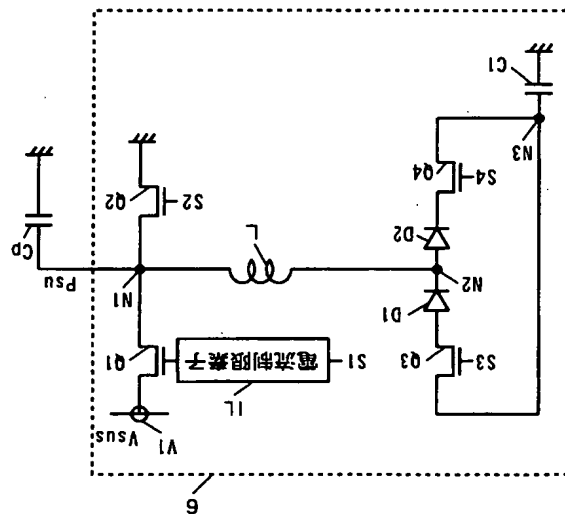


FIG. 3

FIG. 4

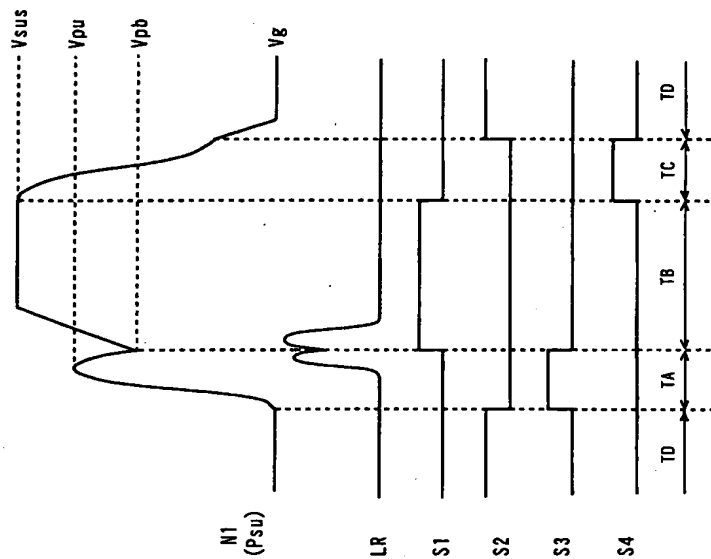


FIG. 5

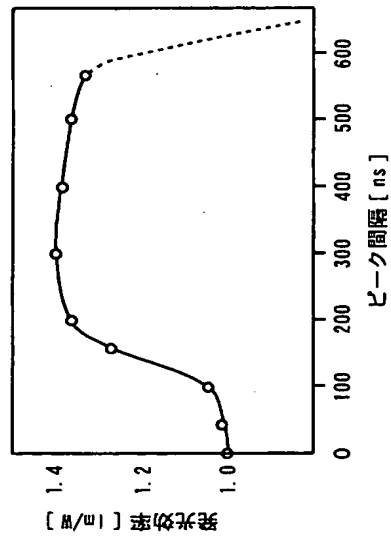


FIG. 6

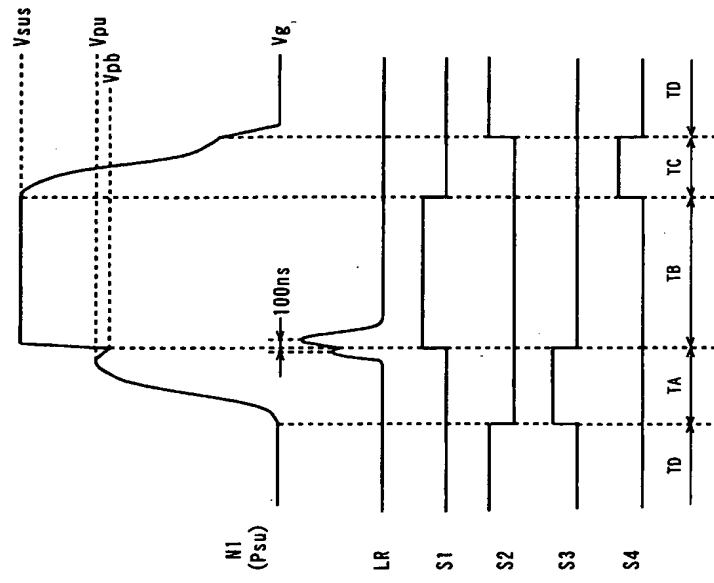


FIG. 7

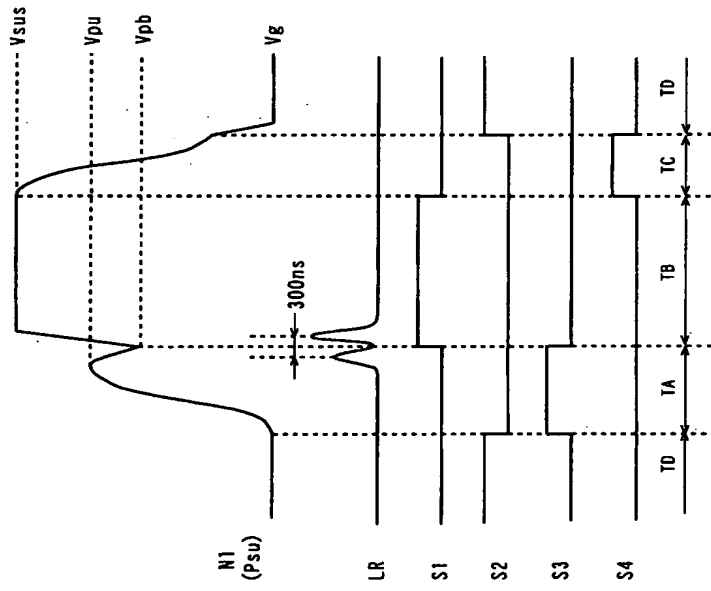


FIG. 8

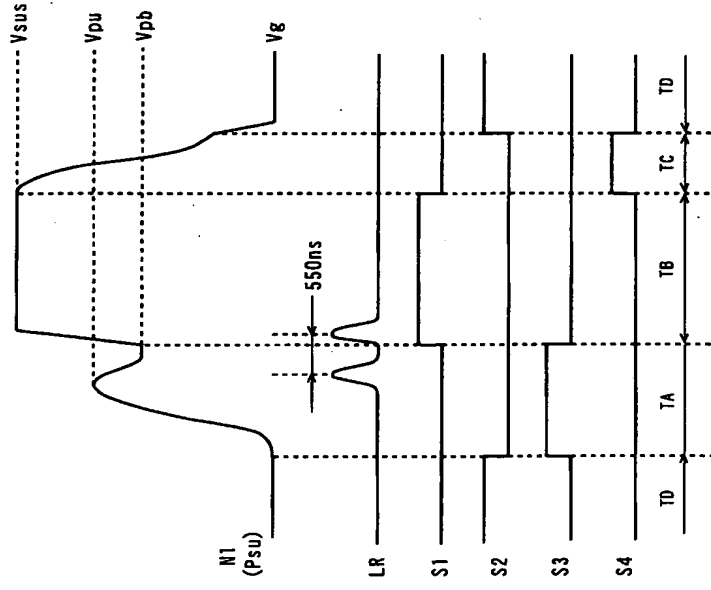


FIG. 9

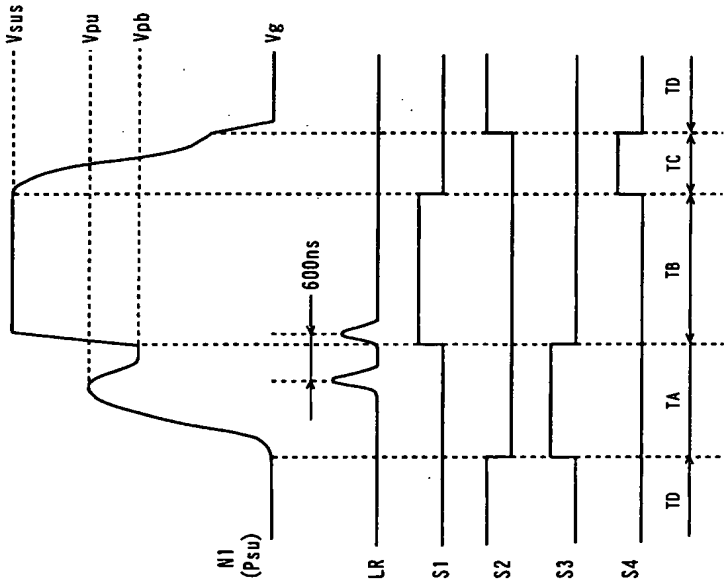


FIG. 10

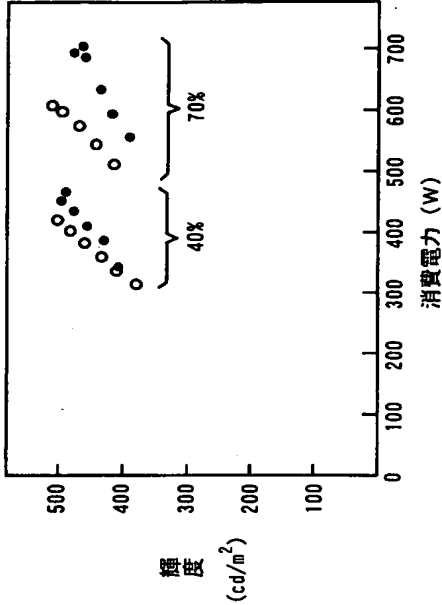


FIG. 13

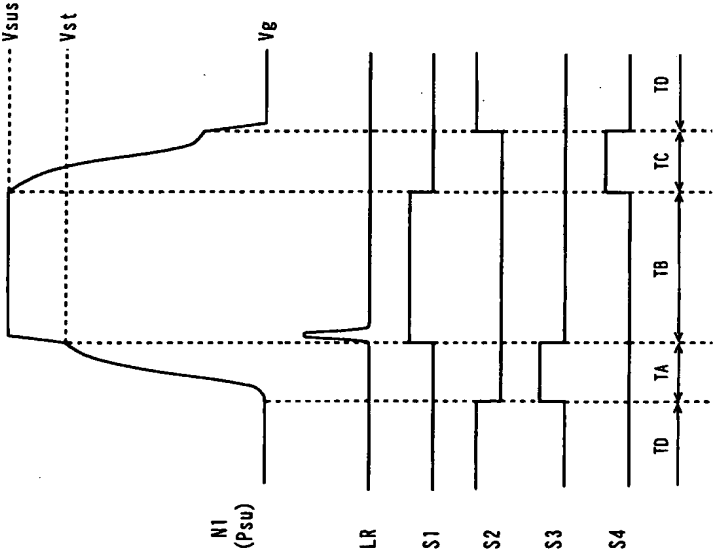


FIG. 14

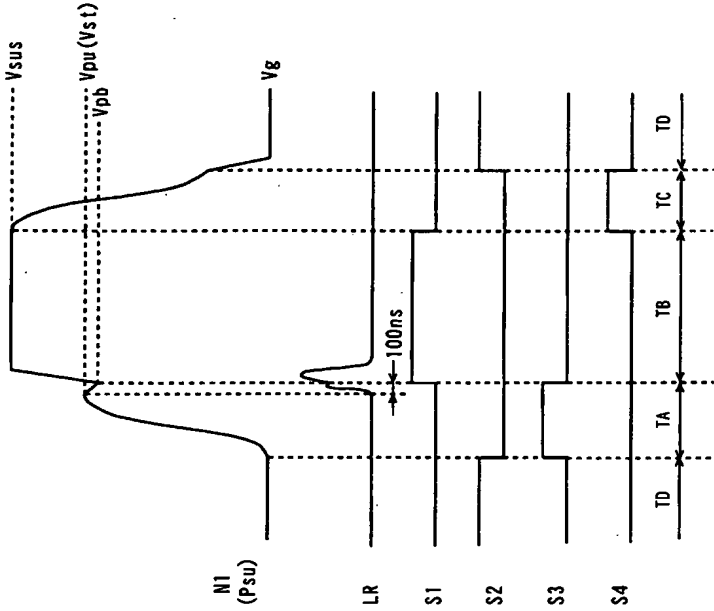


FIG. 15

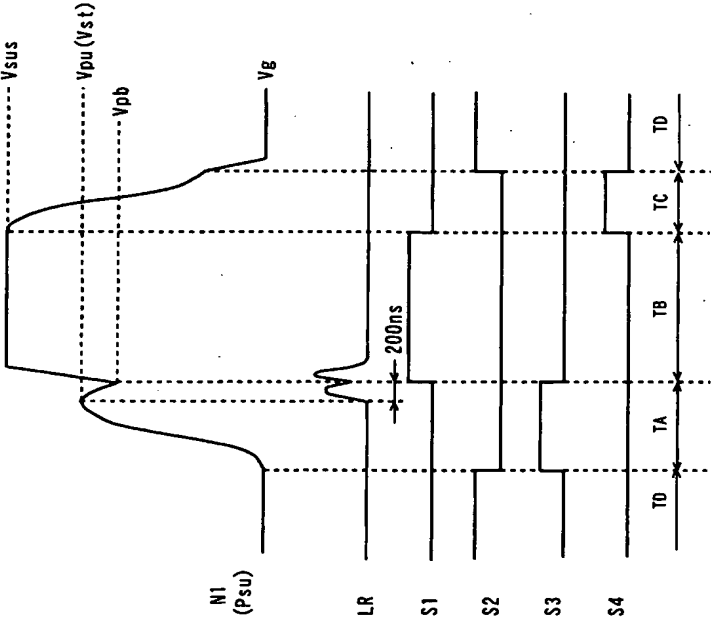
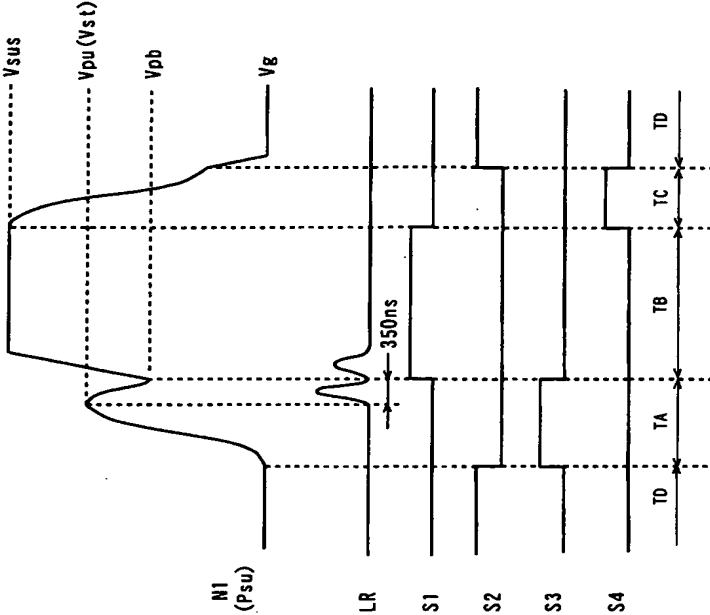


FIG. 16



18/47

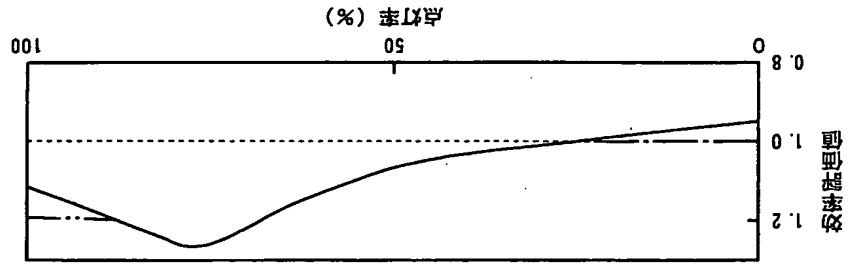


FIG. 18

17/47

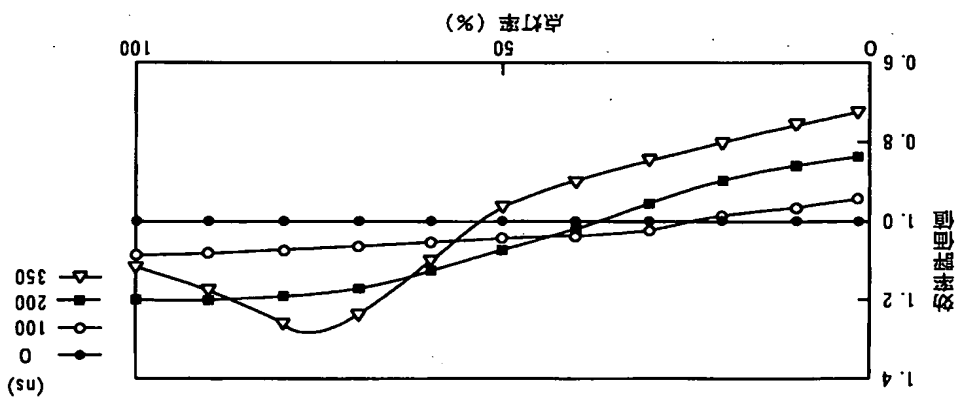


FIG. 17

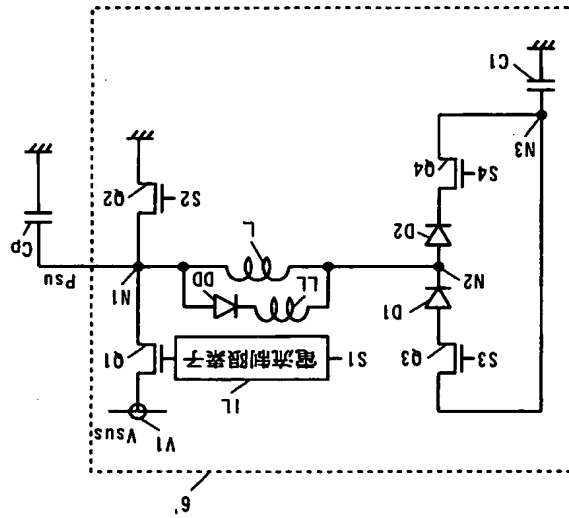


FIG. 19

FIG. 20

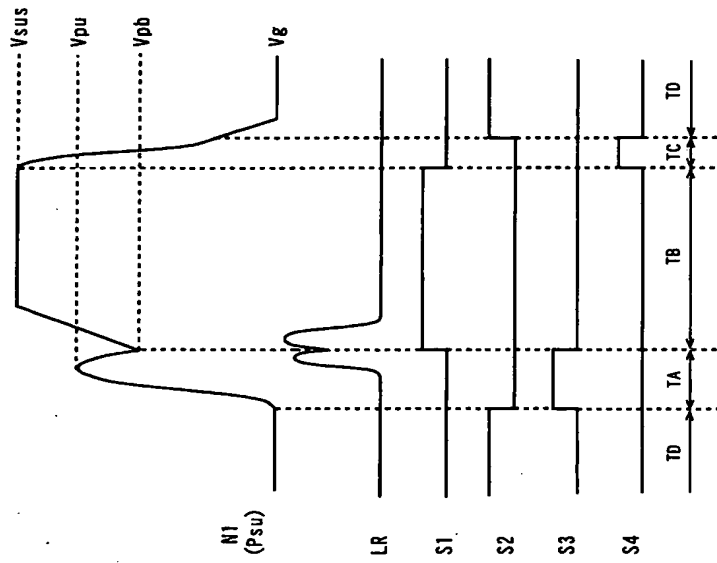


FIG. 23

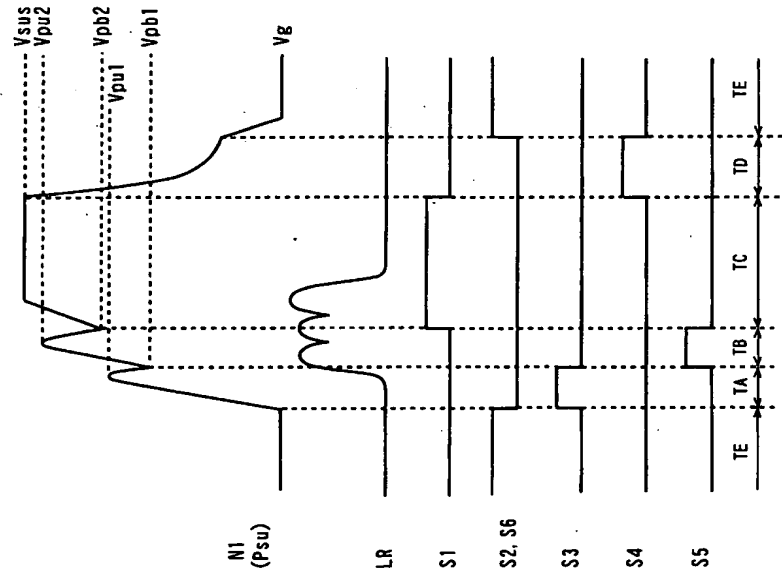


FIG. 24

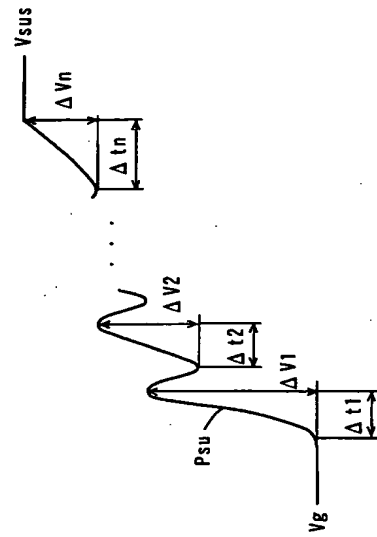


FIG. 25

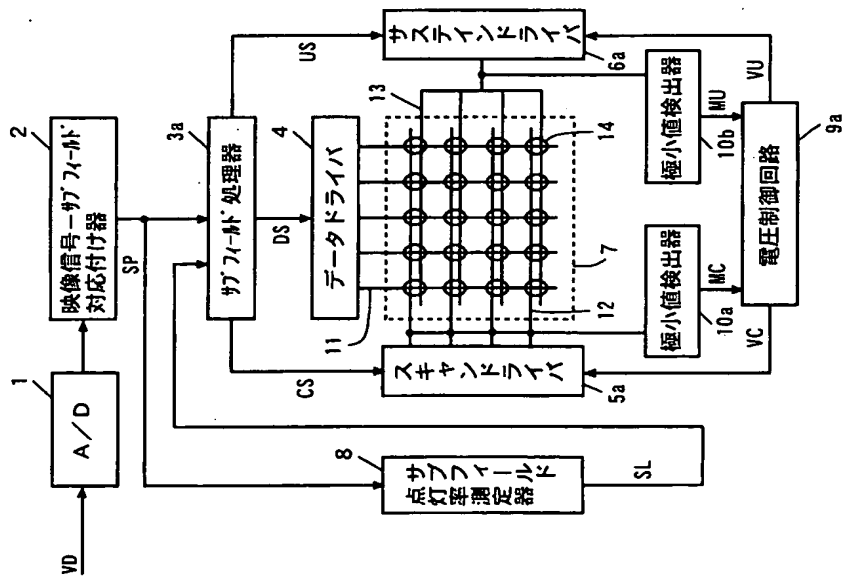
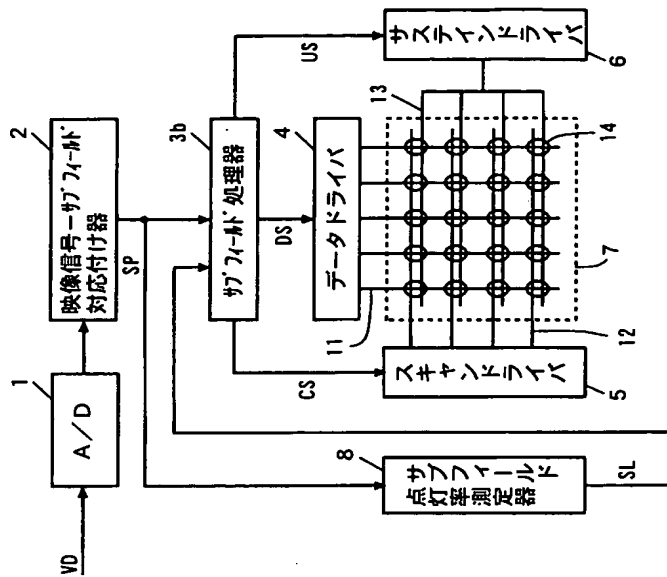


FIG. 26



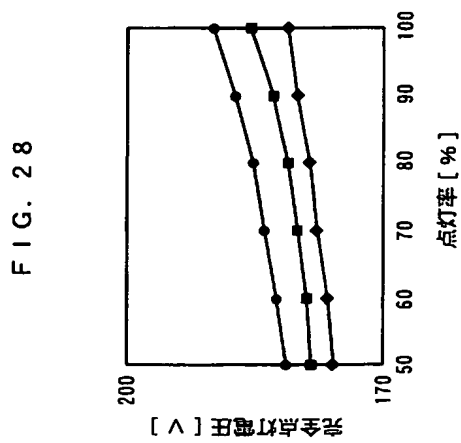
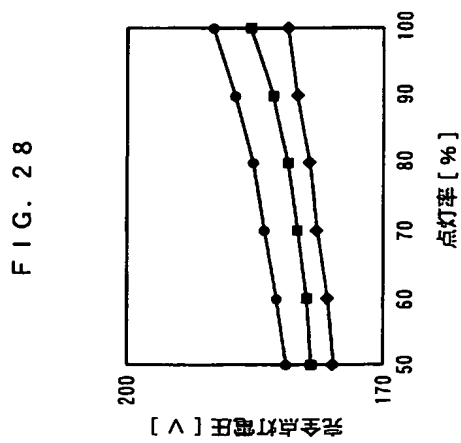
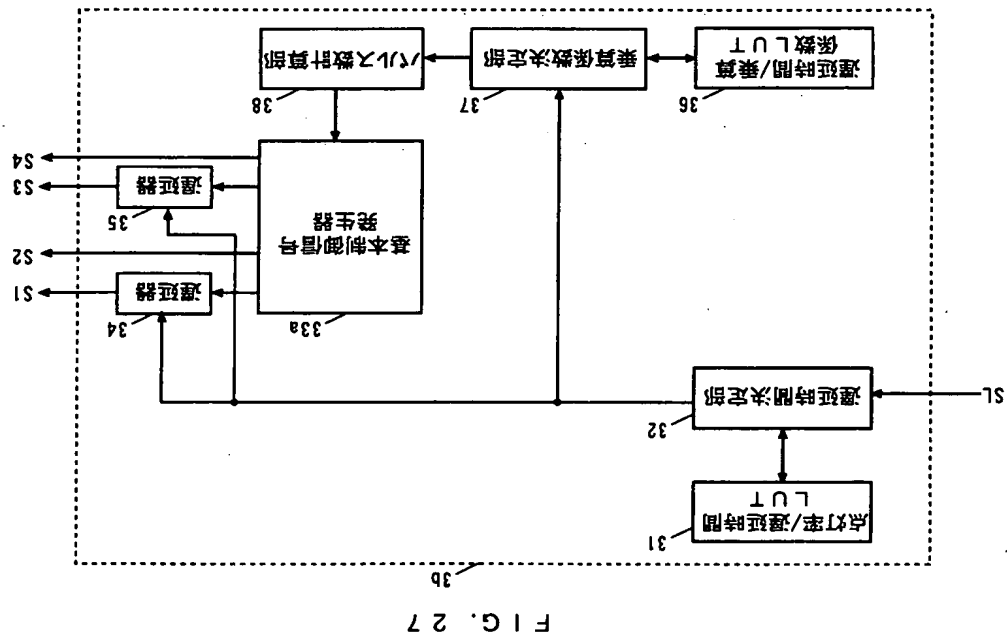
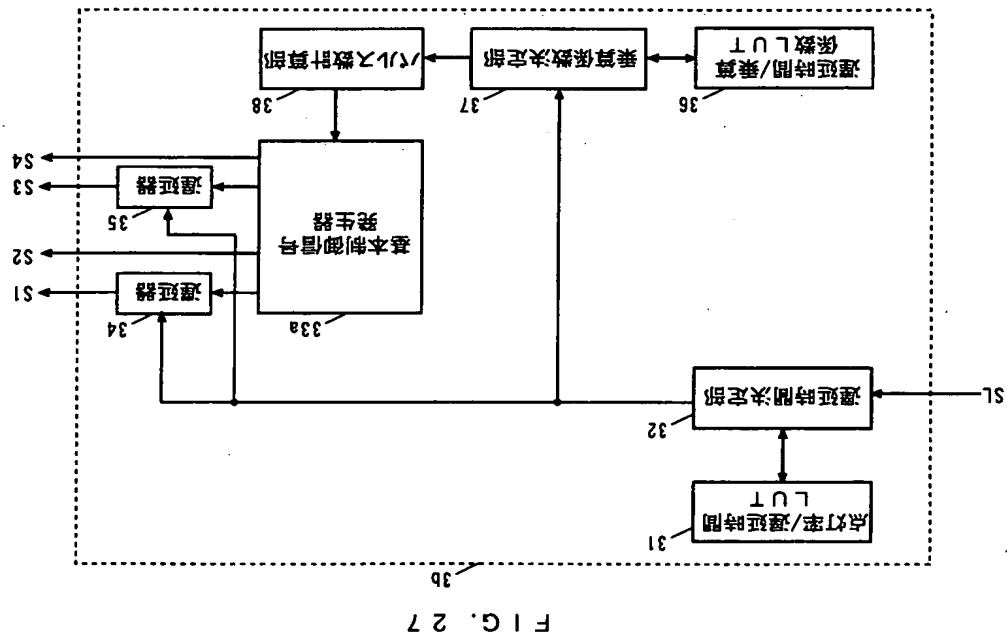


FIG. 31

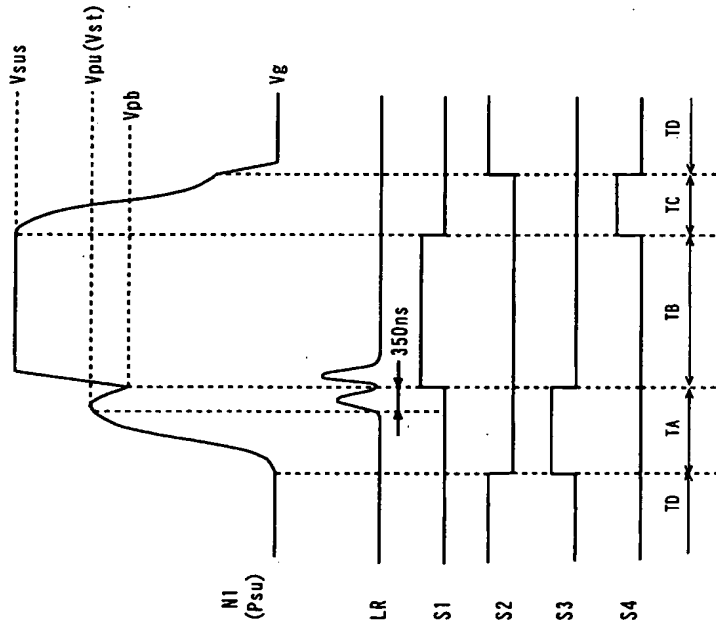


FIG. 32

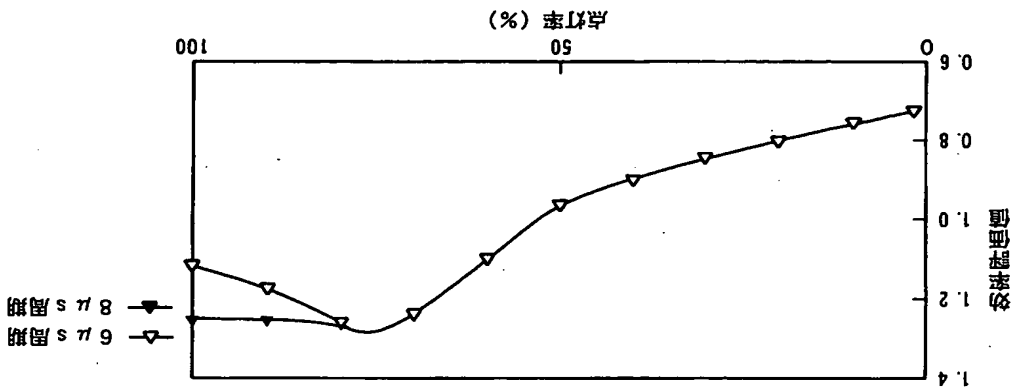


FIG. 34

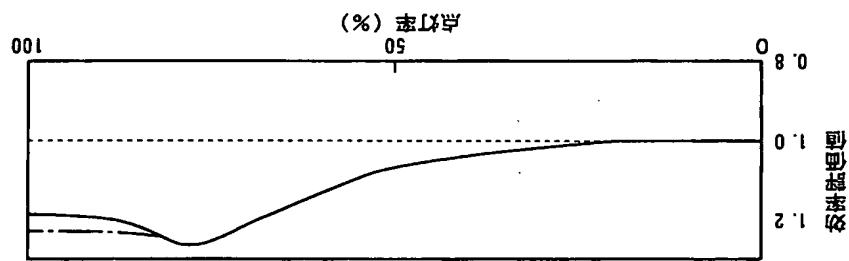
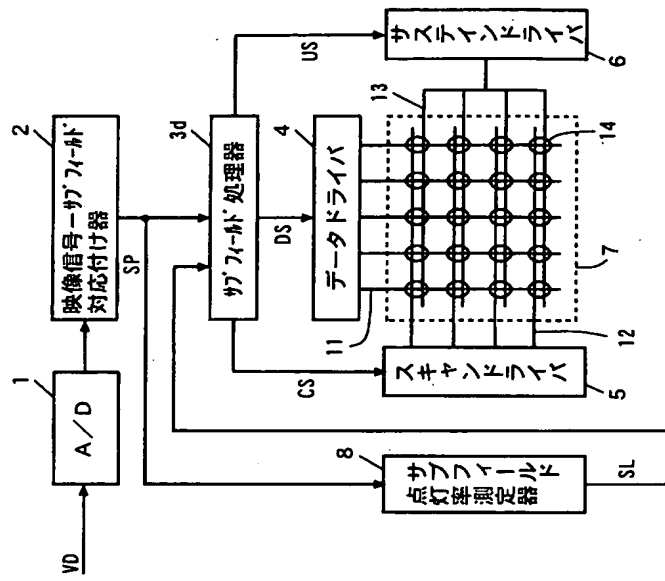
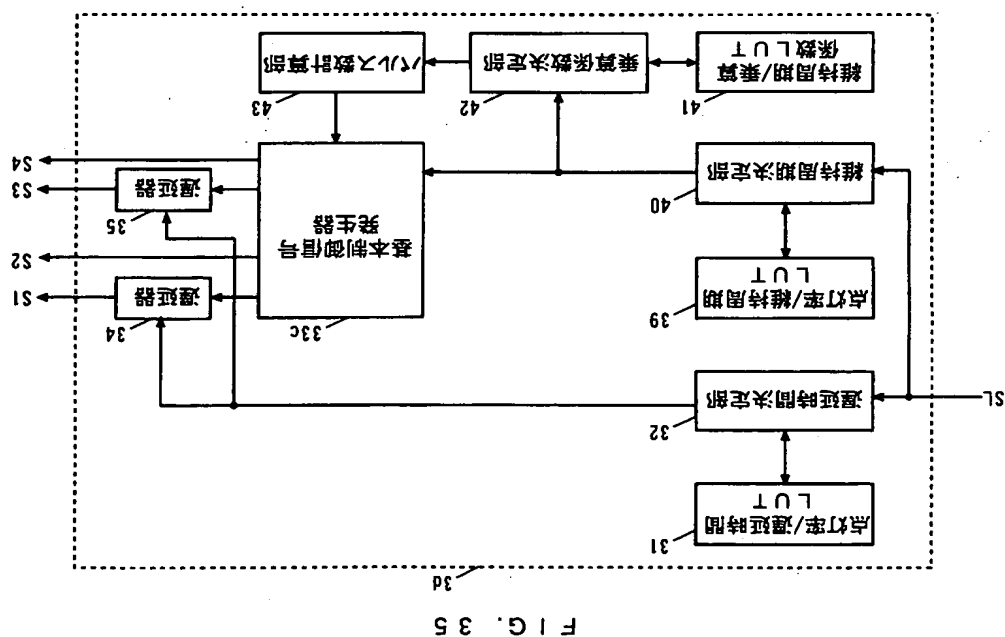


FIG. 33



F I G. 35

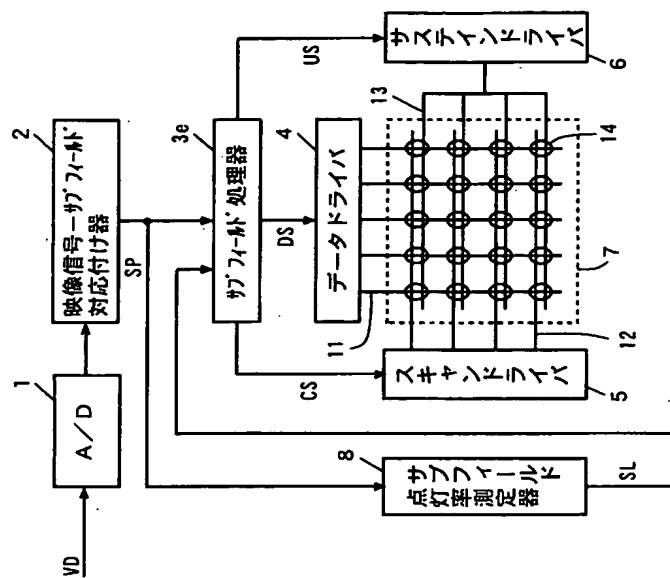


FIG. 36

FIG. 39

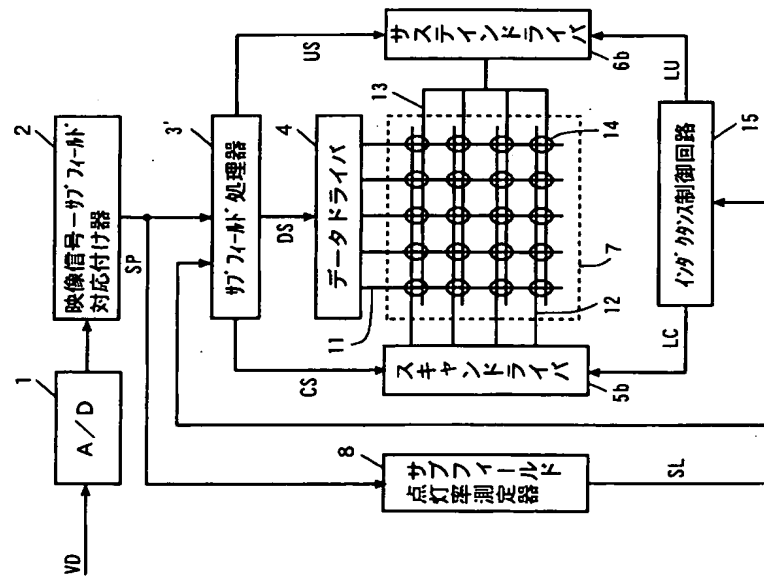


FIG. 40

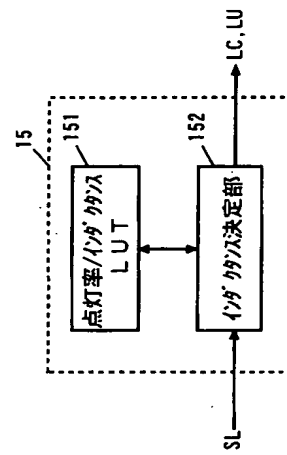


FIG. 42

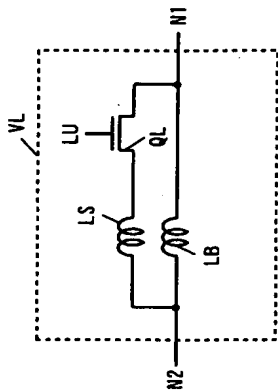
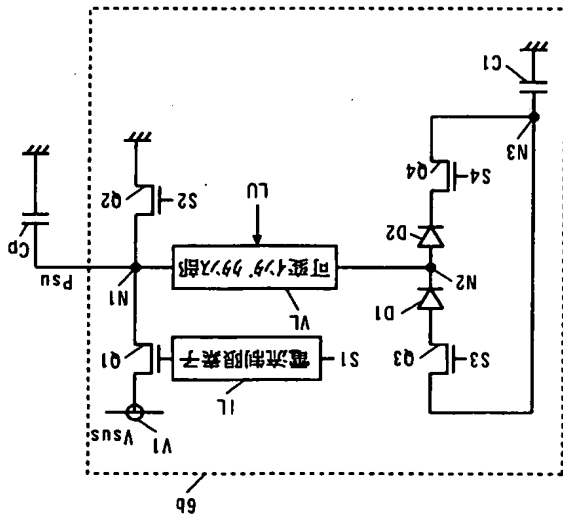


FIG. 41



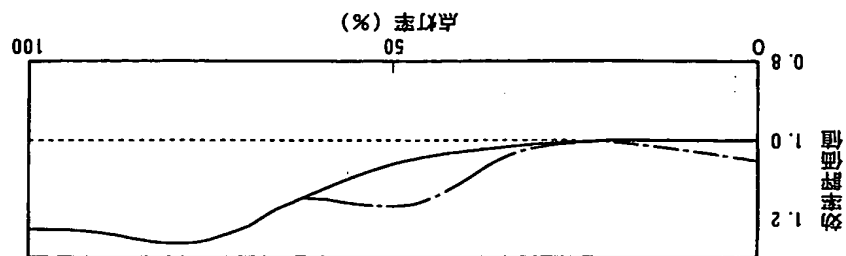


FIG. 4.4

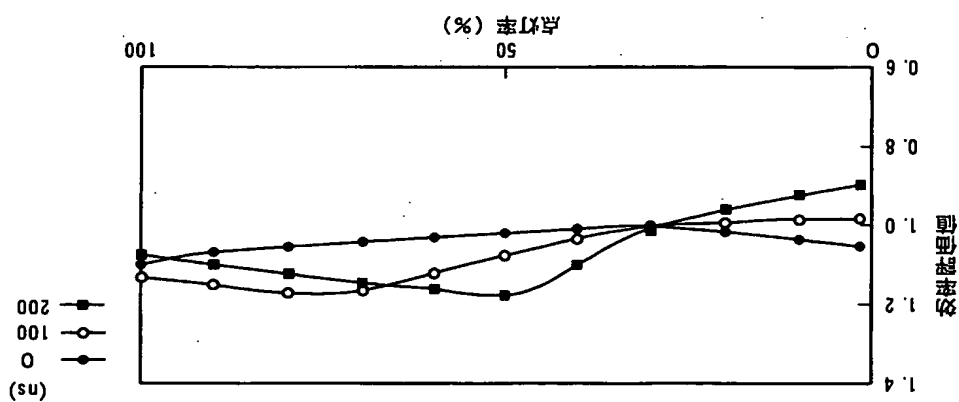


FIG. 4.3

FIG. 45

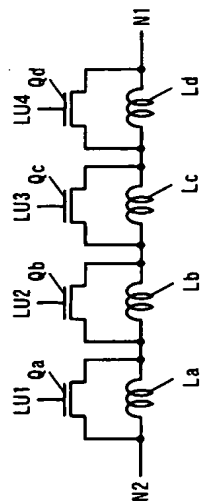


FIG. 46

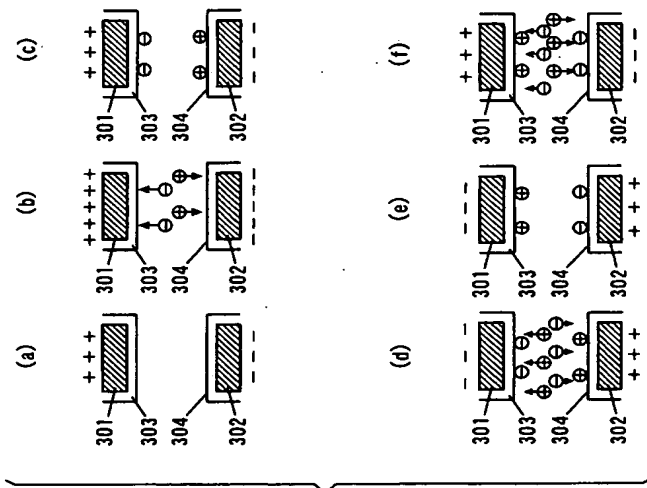


FIG. 47

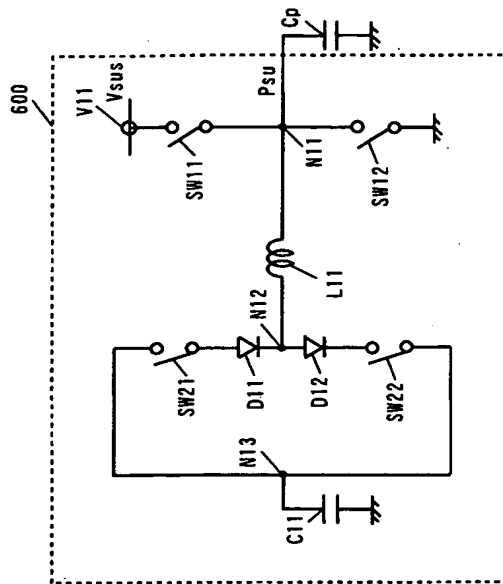
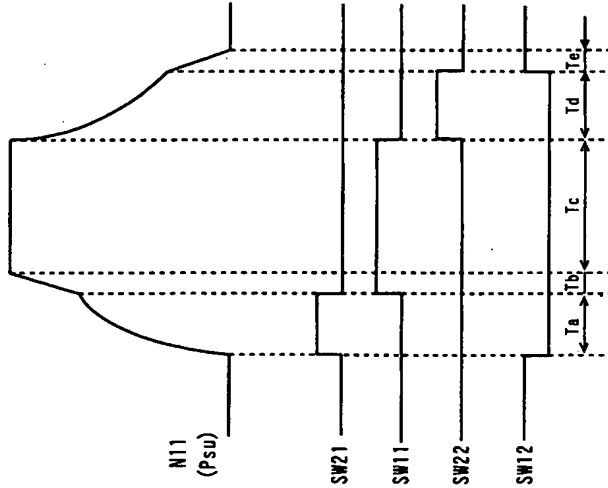


FIG. 48



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP00/07801

A. CLASSIFICATION OF SUBJECT MATTER Int. Cl. ⁷ G09G3/28		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) Int. Cl. ⁷ G09G3/28		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Jitsuyo Shinan Koho 1926-1996 Toroku Jitsuyo Shinan Koho 1994-2001 Kokai Jitsuyo Shinan Koho 1971-2001 Jitsuyo Shinan Toroku Koho 1996-2001		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP, 11-282416, A (Mitsubishi Electric Corporation), 15 October, 1999 (15.10.99), Claim 1; Par. Nos. [0072]-[0075], [0079] to [0083]; Figs. 2, 5 (Family: none)	1, 6-8, 39 2-5, 9-38, 40-45
A	JP, 11-109914, A (Mitsubishi Electric Corporation), 23 April, 1999 (23.04.99), Full text; all drawings (Family: none)	1-45
A	JP, 8-314405, A (Fujitsu Limited), 29 November, 1996 (29.11.96), Full text; all drawings (Family: none)	1-45
A	JP, 11-219150, A (Hitachi, Ltd.), 10 August, 1999 (10.08.99), Full text; all drawings (Family: none)	1-45
A	JP, 9-319329, A (Hitachi, Ltd.), 12 December, 1997 (12.12.97), Par. No. [0016] (Family: none)	3, 5
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.		
Special categories of cited documents: *A* document defining the general state of the art which is not considered to be of particular relevance *B* earlier document but published on or after the international filing date *L* document which may throw doubt on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) *O* document referring to an oral disclosure, use, exhibition or other means *P* document published prior to the international filing date but later than the priority date claimed		
Date of the actual completion of the international search 25 January, 2001 (25.01.01)		Date of mailing of the international search report 06 February, 2001 (06.02.01)
Name and mailing address of the ISA/ Japanese Patent Office		Authorized officer
Facsimile No.		Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP00/07801

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP, 7-44127, A (Fujitsu Limited), 14 February, 1995 (14.02.95), Full text; all drawings (Family: none)	14-38, 43-45
A	EP, 755043, A1 (FUJITSU GENERAL LIMITED), 22 January, 1997 (22.01.97), Full text; all drawings & JP, 9-34403, A & JP, 9-34404, A & AU, 9660688, A & CA, 2181211, A & TW, 300989, A & KR, 97007783, A & US, 6061040, A	14-38, 43-45
A	JP, 9-244575, A (Fujitsu Limited), 19 September, 1997 (19.09.97), Full text; all drawings (Family: none)	14-38, 43-45
P, A	JP, 11-316572, A (NEC Corporation), 16 November, 1999 (16.11.99), Full text; all drawings (Family: none)	14-38, 43-45

Form PCT/ISA/210 (continuation of second sheet) (July 1992)

国際調査報告

国際出願番号 PCT/JP00/07801

A. 発明の属する分野の分類 (国際特許分類 (IPC))		
Int. Cl. G09G3/28		
B. 調査を行った分野		
調査を行った最小限資料 (国際特許分類 (IPC))		
Int. Cl. G09G3/28		
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1926-1996年 日本国実用新案公報 1971-2001年 日本国特許利用新案公報 1994-2001年 日本国実用新案公報 1996-2001年		
国際調査で利用した電子データベース (データベースの名称、調査に使用した用語)		
C. 関連すると認められる文献		
引用文献のカテゴリ*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	JP, 11-282416, A (三菱電機株式会社)	1, 6-8, 39
A	15. 10月. 1999 (15. 10. 99) 請求項1、段落番号 [0072] ~ [0075]、[0079] ~ [0083]、図2、図5 (ファミリーなし)	2-5, 9-38, 40-45
A	JP, 11-109914, A (三菱電機株式会社) 23. 4月. 1999 (23. 04. 99) 全文、全図 (ファミリーなし)	1-45
<input checked="" type="checkbox"/> C欄の続きにも文献が列挙されている。 <input type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリ 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの 「E」 国際出願日前の出願または特許であるが、国際出願日後に公表された文献であって、発明の原典又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考慮されるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「O」 口頭による開示、使用、周知等に及ぼす文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願		
国際調査を完了した日 25. 01. 01		国際調査報告の発送日 06.02.01
国際調査機関の名称及びあて先 日本国特許庁 (ISA/JIP) 郵便番号 100-8915 東京都千代田区霞が関三丁目4番3号		特許庁審査官 (機関のある職員) 小川 浩史 電話番号 03-35581-1101 内線 3226

様式PCT/ISA/210 (第2ページ) (1998年7月)

国際特許報告

国際出願番号 PCT/JP00/07801

C (検査) 引用文献の カテゴリ*	関連すると認められる文献		関連する 請求の範囲の番号
	引用文献名、及び一箇の箇所が関連するときは、その関連する箇所の表示	請求の範囲の番号	
A	JP, 8-314405, A (富士通株式会社) 29. 11月. 1996 (29. 11. 96) 全文、全図 (ファミリーなし)	1-45	1-45
A	JP, 11-219150, A (株式会社日立製作所) 10. 8月. 1999 (10. 08. 99) 全文、全図 (ファミリーなし)	1-45	1-45
A	JP, 9-319329, A (株式会社日立製作所) 12. 12月. 1997 (12. 12. 97) 段落番号 [0016] (ファミリーなし)	3, 5	3, 5
A	JP, 7-44127, A (富士通株式会社) 14. 2月. 1995 (14. 02. 95) 全文、全図 (ファミリーなし)	14-38, 43-45	14-38, 43-45
A	EP, 755043, A1 (FUJITSU GENERAL LIMITED) 22. 1月. 1997 (22. 01. 97) 全文、全図 & JP, 9-34403, A & JP, 9-34404, A & AU, 9660688, A & CA, 2181211, A & TW, 300989, A & KR, 97007783, A & US, 6061040, A	14-38, 43-45	14-38, 43-45
A	JP, 9-244575, A (富士通株式会社) 19. 9月. 1997 (19. 09. 97) 全文、全図 (ファミリーなし)	14-38, 43-45	14-38, 43-45
P, A	JP, 11-316572, A (日本電気株式会社) 16. 11月. 1999 (16. 11. 99) 全文、全図 (ファミリーなし)	14-38, 43-45	14-38, 43-45